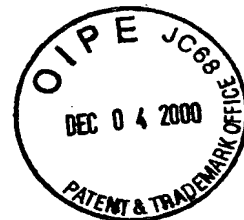


日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2000年 4月28日

出 願 番 号

Application Number:

特願2000-134215

出 願 人

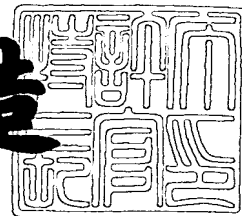
Applicant (s):

株式会社日立製作所

2000年11月10日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3094032

【書類名】 特許願

【整理番号】 D00004231A

【提出日】 平成12年 4月28日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/68

【発明の名称】 半導体装置

【請求項の数】 20

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町 2 9 2 番地 株式会社日立
製作所生産技術研究所内

【氏名】 井上 康介

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目 2 0 番 1 号 株式会社日立
製作所半導体グループ内

【氏名】 氏家 健二

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町 2 9 2 番地 株式会社日立
製作所生産技術研究所内

【氏名】 宝蔵寺 裕之

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町 2 9 2 番地 株式会社日立
製作所生産技術研究所内

【氏名】 角田 重晴

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町 2 9 2 番地 株式会社日立
製作所生産技術研究所内

【氏名】 皆川 円

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町 2 9 2 番地 株式会社日立

製作所生産技術研究所内

【氏名】 大録 範行

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町 2 9 2 番地 株式会社日立
製作所生産技術研究所内

【氏名】 天明 浩之

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町 2 9 2 番地 株式会社日立
製作所生産技術研究所内

【氏名】 山口 欣秀

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目 2 0 番 1 号 株式会社日立
製作所半導体グループ内

【氏名】 安生 一郎

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目 2 0 番 1 号 株式会社日立
製作所半導体グループ内

【氏名】 西村 朝雄

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社日立製作所

【代理人】

【識別番号】 100075096

【弁理士】

【氏名又は名称】 作田 康夫

【手数料の表示】

【予納台帳番号】 013088

【納付金額】 21,000円

【先の出願に基づく優先権主張】

【出願番号】 平成11年特許願第307986号

【出願日】 平成11年10月29日

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9902691

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置

【特許請求の範囲】

【請求項 1】

半導体素子の上に形成した第一の絶縁層と、
該第一の絶縁層の上に形成した第二の絶縁層と、
該第二の絶縁層の平坦部に配置した第一の外部接続端子と、該第二の絶縁層の傾斜部に配置した第二の外部接続端子とを備えたことを特徴とする半導体装置。

【請求項 2】

前記平坦部は前記絶縁層の厚さが実質的に同じであることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】

前記第一の外部接続端子を配置する該半導体素子からの高さと同前記第二の外部接続端子を配置する該半導体素子からの高さとの差が 1 1 5 マイクロメートル以下であることを特徴とする請求項 1 または 2 記載の半導体装置。

【請求項 4】

前記傾斜部は前記半導体素子面に対して約 5 % 乃至約 3 0 % の傾きを有することを特徴とする請求項 1 から 3 のいずれかに記載の半導体装置。

【請求項 5】

半導体素子と外部接続端子との間に絶縁層を有する半導体装置であって、
該半導体素子面に対して実質的に平行する該絶縁層の領域に配置した第一の外部接続端子と、該絶縁層の端部であって該絶縁層の平行する領域から該半導体素子へ向かうように形成された該半導体素子面に対して実質的に平行しない領域に配置した第二の外部接続端子とを備えたことを特徴とする半導体装置。

【請求項 6】

前記平行する領域は前記絶縁層の厚さが実質的に同じであることを特徴とする請求項 5 記載の半導体装置。

【請求項 7】

前記第一の外部接続端子を配置する該半導体素子からの高さと同前記前記第二の

外部接続端子を配置する該半導体素子からの高さとの差が 1 1 5 マイクロメートル以下であることを特徴とする請求項 5 または 6 記載の半導体装置。

【請求項 8】

前記半導体素子面に対して実質的に平行しない領域は前記半導体素子面に対して約 5 % 乃至約 3 0 % の傾きを有することを特徴とする請求項 5 から 7 のいずれかに記載の半導体装置。

【請求項 9】

前記絶縁層と半導体素子との間に他の絶縁層が形成されたことを特徴とする請求項 5 から 8 のいずれかに記載の半導体装置。

【請求項 1 0】

前記第二の外部接続端子のうちの少なくとも 1 つは前記半導体素子の有する電極と電気的に接続されていないことを特徴とする請求項 1 から 9 のいずれかに記載の半導体装置。

【請求項 1 1】

前記外部接続端子ははんだバンプであり、基板に接続したときの前記第一の外部接続端子の形状と前記第二の外部接続端子の形状とが異なることを特徴とする請求項 1 乃至 1 0 のいずれかに記載の半導体装置。

【請求項 1 2】

前記第一の外部接続端子が構成する前記基板に対する接触角度が前記第二の外部接続端子が構成する前記基板に対する接触角度よりも大きいことを特徴とする請求項 1 1 記載の半導体装置。

【請求項 1 3】

前記第一の外部接続端子が構成する前記半導体素子面に対する接触角度が前記第二の外部接続端子が構成する前記半導体素子面に対する接触角度よりも大きいことを特徴とする請求項 1 1 または 1 2 記載の半導体装置。

【請求項 1 4】

電源用配線もしくはグランド用配線が前記第一の外部接続端子よりも前記第二の外部接続端子と接続する数が多くなるように構成したことを特徴とする請求項 1 から 1 3 のいずれかに記載の半導体装置。

【請求項 1 5】

前記第一の外部接続端子を信号用配線と接続し、前記第二の外部接続端子をグランド用配線もしくは電源用配線と接続するように構成したことを特徴とする請求項 1 から 1 4 のいずれかに記載の半導体装置。

【請求項 1 6】

前記第一の外部接続端子と接続する配線幅の平均値が、前記第二の外部接続端子と接続する配線幅の平均値よりも大きくなるように構成したことを特徴とする請求項 1 5 記載の半導体装置。

【請求項 1 7】

前記絶縁層もしくは前記第二の絶縁層をマスク印刷により形成して膜厚を約 3 0 から約 1 5 0 マイクロメータとなるように構成したことを特徴とする請求項 1 から 1 6 のいずれかに記載の半導体装置。

【請求項 1 8】

半導体素子と、

該半導体素子に形成された第一のパッドを覆わないように該半導体素子の上に形成された第一の絶縁層と、

該第一の絶縁層の上に形成され粒子を含有する絶縁材料で構成された厚さ約 3 0 から約 1 5 0 マイクロメータの第二の絶縁層であって厚さがほぼ一定となる第一の領域と該第一の絶縁層との境界から該第一の領域へ向かう第二の領域とを有する第二の絶縁層と、

該第二の絶縁層の第一の領域の上に形成された第二のパッドと、

該第二の絶縁層の第二の領域の上に形成された第三のパッドと、

該第一のパッドと該第一の絶縁層と該第二の絶縁層とを少なくとも覆いかつ該第二のパッドおよび第三のパッドを覆わないように形成された第三の絶縁層と、

該第二の絶縁層の上に形成され該第一のパッドと該第二のパッドを電氣的に接続する第一の配線と、

該第二の絶縁層の上に形成され該第一のパッドと該第三のパッドを電氣的に接続する第二の配線と、

該第二のパッドと電氣的に接続する第一のはんだボールと、

該第三のパッドと電氣的に接続する第二のはんだボールと、
を備えたことを特徴とする半導体装置。

【請求項 1 9】

前記第二の領域が前記半導体素子の面に対して 5 % 乃至 3 0 % の傾きを有することを特徴とする請求項 1 8 記載の半導体装置。

【請求項 2 0】

前記第二のパッドを配置する該半導体素子からの高さと同前記第三のパッドを配置する該半導体素子からの高さとの差が 1 1 5 マイクロメートル以下であることを特徴とする請求項 1 8 または 1 9 記載の半導体装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、フリップチップ接続を目的とする半導体装置の構造および製造方法に関する。

【0 0 0 2】

【従来の技術】

半導体装置の多くは積層構造となっており、各層の間には絶縁層が配置されている場合が多い。この絶縁層には開口部が設けられており、その開口部を通して、下層の端子と上層の端子とを接続する配線が形成されている。

【0 0 0 3】

絶縁層形成方法としては以下の方法が採用されている。つまり、感光性絶縁材料を半導体装置上にスピンコート法により塗布し、露光および現像を実施することで絶縁層の開口部を形成する。また、下層の端子と上層の端子とを接続する金属配線は、第二の感光性材料を絶縁層上層に塗布し、これに対して露光および現像を行うことでマスクを形成し、これとめっき、スパッタ、CVD、蒸着等のプロセスを併用することで絶縁層下層の端子と上層とをつなぐ金属配線を形成する。マスクとして使用した感光性絶縁材料は不要となった後、これを除去する。

【0 0 0 4】

以上の工程により、絶縁層の下層にある端子と上層とを接続する配線が形成可

能となる。このような工程により形成された半導体装置の部分断面図を図 3 1 に示す。同図においては、アルミパッド 7 が絶縁層 1 2 下層の端子となっており、バンプパッド 3 が絶縁層上層の端子となっている。そして半導体が形成されたウェーハ 9 上に形成された絶縁層 1 2 は、アルミパッド 7 上に開口部が設けられている。また、アルミパッド 7 から、絶縁層 1 2 の上層のバンプパッド 3 まで、金属配線 1 1 が形成されている。バンプパッド 3 にはバンプ 1 0 が形成されている。なお、このようにアルミパッド 7 からバンプパッド 3 までの配線を形成することは再配線と呼ばれている。また、この際の絶縁層 1 2 の厚さは金属配線 1 1 の厚さとほぼ同等となっている。

【 0 0 0 5 】

このような工程を経て製造された半導体装置をプリント配線板のような回路基板上に実装して接続する形態のひとつにフリップチップ接続がある。図 3 2 はフリップチップ接続した半導体装置の断面図である。半導体装置 1 3 と回路基板 1 4 との接続は、半導体装置 1 3 の端子上に設けられたバンプ 1 0 が回路基板上で溶融後に再度固体化することで実現されている。半導体装置 1 3 と回路基板 1 4 との間隙は高剛性の樹脂で充填されている。なお、この樹脂は、アンダーフィル 1 5 と呼ばれ、接続部を補強する効果がある。アンダーフィルを実施したフリップチップ接続の例として特開平 1 1 - 1 1 1 7 6 8 号公報がある。

【 0 0 0 6 】

【発明が解決しようとする課題】

しかしながら上記従来技術には、以下のような問題がある。

【 0 0 0 7 】

第一に半導体装置と回路基板との間隙への樹脂の供給方法に難がある。つまり、隙間が一般的に 0. 3 mm 以下である間隙に対して樹脂を供給する方法として、毛細管現象を利用する方法がとられている。しかし、アンダーフィル用の樹脂材料は、高粘度の液状樹脂であるので、隙間に埋め込む時間がかかり、また空泡が残存しやすい等の問題がある。

【 0 0 0 8 】

第二に半導体装置の取り外しに難がある。つまり、回路基板に接続した半導体

装置が不良品であった場合、同半導体装置を回路基板上から取り外しても、硬化したアンダーフィル材料が、取り外した後も回路基板上に残留してしまうため、回路基板の再生が難しいという問題が存在する。

【 0 0 0 9 】

第一および第二の問題点を解決するためにも、アンダーフィルを実施せずに、半導体装置を回路基板に接続することが望ましい。しかしながら、アンダーフィルは、完成した電気製品を使用する際の発熱等による接続部に生じる歪みに起因する接続部の破壊を防止する目的で実施されており、実施しない場合には、半導体装置の接続寿命が極端に短くなってしまいう問題が生じる。

【 0 0 1 0 】

本発明の目的は、アンダーフィルの不要なフリップチップ接続を可能とする半導体装置を実現するとともに基板等への実装時の信頼性を向上させた半導体装置を提供することにある。

【 0 0 1 1 】

【課題を解決するための手段】

本発明は上記目的を達成するために、特許請求の範囲の通りに構成したものである。

【 0 0 1 2 】

半導体装置の接続寿命を延長するために、マスク印刷の条件を調整し、厚膜絶縁層の周辺部の膜厚を調整し薄くすると、半導体装置の該当個所に存在するバンパ頂点が他のバンパと比べ半導体装置側に引っ込んだ形となる。この半導体装置を回路基板に接続すると、引っ込んだバンパは他のバンパと比べ縦長となり、破壊が進展しにくい形状に最適化される。このため、大きな負荷を受けやすい半導体装置周辺部のバンパの接続強度は向上し、半導体装置の接続寿命が更に延長される。また、厚膜絶縁層の傾斜部にバンパを形成することにより、半導体装置の微細化にも対応することができる。

【 0 0 1 3 】

【発明の実施の形態】

以下、本発明の一実施例について図を併用しつつ説明する。なお、全ての図に

において、同一符号は同一部位を示しているため、重複する説明を省いている場合があり、また説明を容易にするため各部の寸法比を実際とは変えてある。

【 0 0 1 4 】

まず、本発明による半導体装置の構造について説明する。半導体装置は、ウェーハ単位で多数個が一括して製造されるが、以下では説明を容易にするために、その一部を取り出して説明する。図 1 に本発明の半導体装置 1 3 の部分断面図を示す。

【 0 0 1 5 】

半導体回路が形成されたウェーハ 9 とは、半導体製造工程でいうところの前工程を終了したウェーハであり、多数個の半導体装置 1 3 に分割切断前のものである。各半導体装置 1 3 には外部用接続端子、例えばアルミパッド 7 が形成されている。このアルミパッド 7 は従来型の半導体装置 1 3 において、QFP (Quad Flat Package) などの半導体パッケージにおさめる場合に、金ワイヤ等を接続し、半導体パッケージの外部端子との導通を実現するために使用されている。半導体回路が形成された半導体装置 1 3 の表面は、アルミパッド 7 上および多数個の半導体が形成されたウェーハ 9 をチップ状の半導体装置 1 3 に切断する際の切断部 2 4 およびその周辺を除き、保護膜 8 に覆われている。この保護膜 8 には厚さ 1 乃至 1 0 マイクロメートル程度の無機材料からなる絶縁樹脂単独あるいは有機材料からなる絶縁樹脂を併用している。

【 0 0 1 6 】

保護膜 8 の上には厚さ 3 5 乃至 1 5 0 マイクロメートルの応力緩和層 5 が選択的に形成されている。応力緩和層の膜厚は、半導体素子のサイズ、応力緩和層の弾性率、半導体素子厚などにも依存していて一概には断定できないが、一般的に使用される半導体素子厚はおよそ 1 5 0 乃至 7 5 0 マイクロメートルであり、半導体素子とその表面に形成される応力緩和層とからなるバイメタルモデルで応力シミュレーション実験をおこなったところ、所要の応力緩和層膜厚は 1 0 乃至 2 0 0 マイクロメートルが望ましく、更に好ましくは 3 5 乃至 1 5 0 マイクロメートルであることがわかったため本実施例はこの膜厚範囲で形成した。これは、半導体素子の厚みに対して約 $1/20$ から $1/5$ 程度の厚みに相当する。膜厚が 1 5

0 マイクロメートルを越えて厚くなると応力緩和層 5 自身が持っている内部応力のためにウェーハの反りが発生し、露光工程でのピントズレや配線形成工程などでのハンドリング不具合などが発生し易くなり、生産性が低下するという問題がある。応力緩和層 5 は、半導体ウェーハ 9 より大幅に小さい弾性係数、例えば室温において 0.1 GPa から 10 GPa の弾性係数を有する樹脂材料により形成されている。この範囲の弾性係数を有する応力緩和層であれば信頼性のある半導体装置を提供することができる。すなわち、0.1 GPa を下回る弾性係数の応力緩和層の場合、半導体素子そのものの重量を支えることが困難になって半導体装置として使用する際に特性が安定しないという問題が生じやすい。一方、10 GPa を越える弾性係数の応力緩和層を使用すると、応力緩和層 5 自身が持っている内部応力のためにウェーハの反りが発生し、露光工程でのピントズレや配線形成工程などでのハンドリング不具合などが発生し易くなり、さらにはウェーハが割れるという不具合が発生する危険性すらある。応力緩和層 5 のエッジ部は傾斜を有しており、なだらかな傾斜の場合はその平均勾配は 5 乃至 30 % 程度である。5 % を下回る傾斜角の場合、傾斜が長くなりすぎて所望の膜厚が得られない。例えば、平均勾配 3 % の傾斜角で厚み 100 マイクロメートルとするためには、3 ミリメートル超の水平距離が必要となり左右のエッジ部をあわせるとほぼ 7 ミリメートルがなければ所望の膜厚が得られないことになる。一方、傾斜角が 30 % 超の場合、水平距離の点では問題がないが、逆に配線形成の際に十分なステップカバレッジが得られない危険性が高い。特にめっきレジストの付き回りや露光・現像の工程でのプロセスマージンがなく、特別な技能・技術が必要となる。

図 1 の場合、応力緩和層 5 のエッジより 500 マイクロメートルの水平距離にて 50 マイクロメートルの膜厚となっているため、平均勾配は 10 % である。再配線用配線 4 は、銅などの導体で形成されており、アルミパッド 7 と応力緩和層 5 表面の突起状電極、例えばバンプパッド 3 とを接続している。またバンプパッド 3 上は、バンプパッド 3 の酸化を防止するための金めっき 2 を設けてもよい。半導体装置 13 の表面はバンプパッド 3 および多数個の半導体が形成されたウェーハ 9 を半導体装置 13 に切断する際の切断部 24 を除き、表面保護膜 6 で覆われている。

【 0 0 1 7 】

表面保護膜 6 で保護膜 8 および応力緩和層 5 を完全に覆うことで封止しているため、保護膜 8 および応力緩和層 5 が、半導体が形成されたウェーハ 9 の表面より剥離する要因となったり、半導体の性能劣化を引き起こすイオン等の異物の侵入を軽減できる。また、保護膜 8、応力緩和層 5、表面保護膜 6 は、いずれも切断部 2 4 より後退しているため、半導体装置 1 3 を切断分離する際に損傷を受けることがない。

【 0 0 1 8 】

表面保護膜 6 としては電気絶縁特性を有する各種樹脂材料を使用することが出来る。パターンを形成する必要があるため感光性材料であることが望ましいが、例えばインクジェットなどの高精度印刷に対応した材料を用いて印刷で成膜しても構わない。このような材料として安価な樹脂材料であるソルダーレジストを表面保護膜 6 として利用することも可能である。また、バンプパッド 3 上には、バンプ 1 が形成されている。このバンプ 1 は、はんだ材料で形成するのが一般的である。ここでバンプ 1 が外部接続端子となる。

【 0 0 1 9 】

図 2 に図 1 で示した半導体装置 1 3 がウェーハ上に連続的に形成されている状態を、本来は存在するバンプ 1 を省略した平面図で示した。図 2 においてハッチングで示した部位が表面保護膜 6 であるソルダーレジストである。また、応力緩和層 5 が角を丸めた長方形に形成されている状態で形成されおり、各半導体装置 1 3 の間には半導体装置 1 3 を分離する際の切りしろとなる切断部 2 4 が存在する。切りしろは、例えば表面保護膜 6 の端部から 1 0 乃至 1 0 0 マイクロメートルに位置するのが望ましい。なお、再配線用配線 4 の一端の下層には図示されていないがアルミパッド 7 が存在する。

【 0 0 2 0 】

この半導体装置構造によれば、応力緩和層 5 が再配線用配線 4 とウェーハ 9 間に存在するため、半導体装置 1 3 が回路基板 1 4 上に接続され、それが動作する際にバンプ 1 が受ける熱による歪みを分散させることが可能となる。このため、この半導体装置 1 3 を回路基板 1 4 に搭載してもアンダーフィル 1 5 を実施する

ことなく接続寿命を延ばすことが可能となる。また、応力緩和層 5 はなだらかな傾斜部を有しているため、再配線用配線 4 の途中に応力集中部となる配線屈曲部は存在しない。

【 0 0 2 1 】

本発明における半導体装置 1 3 の製造工程の一例を、図を用いて説明する。図 3 により第一工程から第三工程までを、図 4 により第四工程から第六工程を、図 5 により第七工程から第九工程を説明する。なお、いずれの図においても、本発明における半導体装置 1 3 の断面構造がわかりやすいように、一部分を取り出した断面図としてある。

【 0 0 2 2 】

第一工程：

外部接続用のアルミパッド 7 が形成済みである半導体が形成されたウェーハ 9 については、従来の半導体装置 1 3 と同じ工程にて製造する。

【 0 0 2 3 】

第二工程：

必要に応じて、保護膜 8 を形成する。保護膜 8 は、無機材料を用いて半導体製造工程におけるいわゆる前工程において既に形成される場合もあり、また、更に無機材料の上に有機材料を用いて重ねて形成する場合もある。本発明に於いては、半導体工程におけるいわゆる前工程で形成された無機材料からなる絶縁膜、例えば CVD 法等で形成した窒化珪素、テトラエトキシシラン等によって形成された二酸化珪素、あるいはそれらの複合膜からなる絶縁膜の上に、有機材料である感光性ポリイミドを塗布し、これを感光、現像、硬化することで厚さ 6 マイクロメートル程度の保護膜 8 を形成している。これにより、半導体が形成されたウェーハ 9 上に保護膜 8 が形成される。本実施例では保護膜 8 の膜厚を 6 マイクロメートルとしたが、所要膜厚は当該半導体素子の種類によって異なっており、その範囲は 1 乃至 10 マイクロメートル程度となる。無機材料のみからなる絶縁膜の場合、膜厚の範囲は 3 マイクロメートル以下となる。また、本願実施例で使用した感光性ポリイミド以外にも、ポリベンズオキサゾール、ポリベンゾシクロブテン、ポリキノリン、ポリフォスファゼンなども使用できる。

【 0 0 2 4 】

第三工程：

ペースト状ポリイミド材料を応力緩和層 5 の形成予定箇所に印刷塗布し、その後これを加熱することで硬化させる。これにより保護膜 8 上に応力緩和層 5 が形成される。

【 0 0 2 5 】

第四工程：

電気めっきに用いるための給電膜 1 6 をスパッタ等の方法で形成した後に、配線の逆パターン 1 7 をフォトリジストを用いて形成する。

【 0 0 2 6 】

第五工程：

この給電膜 1 6 および配線の逆パターン 1 7 を利用して電気めっきを行い、再配線用配線 4 およびバンプパッド 3 の形成を行う。また、必要に応じて電気めっきを繰り返すことで再配線用配線 4 を多層構造とする。

【 0 0 2 7 】

第六工程：

フォトリジストからなる配線の逆パターン 1 7 および電気めっきの給電膜 1 6 をエッチング処理により除去する。

【 0 0 2 8 】

第七工程：

ソルダーレジストを用い表面保護膜 6 を形成する。そして、このパターンを利用してバンプパッド 3 の最表面に無電解金めっき 2 を行う。

【 0 0 2 9 】

第八工程：

バンプパッド 3 上にフラックスと共にはんだボールを搭載し、加熱することでバンプパッド 3 にはんだボールを接続し、バンプ 1 を形成する。

【 0 0 3 0 】

第九工程：

半導体が形成されたウェーハ 9 をウェーハダイシング技術により半導体装置 1 3

に切断する。

【 0 0 3 1 】

以下では、上記の第三工程から第八工程までについて詳細に説明する。

【 0 0 3 2 】

まず、第三工程について説明する。印刷に使用するマスクは、プリント配線板に対するはんだペースト印刷などで使用する印刷用マスクと同じ構造のものが使用可能である。例えば、図 6 に示すように、ニッケル合金製のステンシル 2 5 を、樹脂シート 2 6 を介して枠 2 7 に貼り付けた形態のメタルマスクを使うことが出来る。印刷用マスクのパターン開口部 2 8 は、5 0 マイクロメートル程度は印刷後にペーストが濡れ広がるため、それを見込んだ分、小さめに製作するようにしてもよい。図 7 に示すように、ペースト印刷は、印刷用マスクと半導体が形成されたウェーハ 9 のパターンとを位置合わせした状態で密着させ、その状態でスキージがステンシル 2 5 上を移動することで、パターン開口部 2 8 を充填し、その後、印刷用マスクを半導体が形成されたウェーハ 9 に対して相対的に上昇させることで、印刷をするいわゆるコンタクト印刷をおこなう。このほかにも、第一スキージで印刷用マスクのスキージ面全体をペーストでコーティングし、その後、第二スキージで印刷用マスクのパターン開口部 2 8 を充填し、かつ余分なペーストを除去する。その後、印刷用マスクを半導体が形成されたウェーハ 9 に対して相対的に上昇させる印刷方法もある。図 8 に示すように、印刷マスクをウェーハ 9 に対して相対的に上昇させる際、垂直に上昇させてもかまわないが、相対的に傾斜角を持つように動かしながら上昇させても良い。傾斜角を持たせることによって、印刷マスクがウェーハから離れる場合の版離れ角がウェーハ面内で均一になりやすい。また、印刷マスクはウェーハの一方の端から他方の端へ向かって離れていくことになり、版抜けが不安定になりやすい版離れの最後の瞬間は半導体装置のない領域で行われることになって歩留り向上の点でも有利となる。さらに、同一の印刷機を用いて複数枚ウェーハに連続的印刷を行なう場合には、適宜のタイミングでマスク版の裏側を拭きとる工程を挿入すると良い。例えば、本実施例では 1 0 枚連続印刷すると 1 回マスク版の裏側の清掃を行ない、しかる後に 1 1 枚目の印刷を行なった。マスク裏側の清掃のタイミング、回数、その方法は

ペースト材料の粘度や固形分濃度、フィラー量などによって適宜調節が必要となる。

【 0 0 3 3 】

引き続きペーストが印刷塗布された半導体が形成されたウェーハ 9 をホットプレートや加熱炉を用いて段階的に加熱することでペーストが硬化し、応力緩和層 5 の形成が完了する。

【 0 0 3 4 】

ここで使用している応力緩和層 5 の形成用の材料は、ペースト状のポリイミドであり、保護膜 8 の上に印刷塗布された後に加熱することで硬化することが出来る。また、このペースト状のポリイミドは、ポリイミドの前駆体と溶媒およびその中に分散した多数のポリイミドの微小粒子からなっている。微粒子として、具体的には平均粒径 1 乃至 2 マイクロメートルであり、最大粒径が約 1 0 マイクロメートルとなる粒度分布を有する微小粒子を使用した。本実施例に用いられているポリイミドの前駆体は、硬化するとポリイミドの微小粒子と同一材料となるので、ペースト状のポリイミドが硬化した際には、一種類の材料からなる均一な応力緩和層 5 が形成されることとなる。

【 0 0 3 5 】

ペースト状のポリイミド中にポリイミド微小粒子を分散させることで材料の粘弾特性を調整することが可能となるため、印刷性に優れたペーストを使用することが出来る。微小粒子の配合を調整することで、ペーストのチキソトロピー特性を制御することが可能となるため、粘度の調整と組み合わせることで、印刷特性を改善することが出来る。また、応力緩和層 5 の傾斜角度を調節することもできる。本願実施例で好適なペーストのチキソトロピー特性は、回転粘度計を用いて測定した回転数 1 rpm での粘度と回転数 1 0 rpm での粘度の比から求めた、いわゆるチキソトロピーインデックスが 2. 0 から 3. 0 の範囲にあることが望ましい。なお、チキソトロピーインデックスに温度依存性が現れるペーストの場合、チキソトロピーインデックスが 2. 0 から 3. 0 の範囲になるような温度領域で印刷すると高成績が得られる。

【 0 0 3 6 】

印刷したペースト状のポリイミドを加熱硬化した後は、ウェーハ 9 上に図 9 に示したような断面形状を有する応力緩和層 5 が形成される。このように印刷により応力緩和層 5 を形成すると、応力緩和層 5 のエッジ部より 2 0 0 乃至 1 0 0 0 マイクロメートルのところにふくらみ部分が存在する場合があるが、このふくらみ部分の位置および存在の有無については、ペースト状のポリイミドの組成を調整したり、印刷に関わる各種条件を変更することで、ある程度制御可能となる。なお、この場合の印刷に関わる各種条件としては、メタルマスク厚さ、スキージ速度、スキージ材質、スキージ角度、スキージ圧（印圧）、版離れ速度、印刷時のウェーハの温度、印刷環境の湿度等々があげられる。

【 0 0 3 7 】

また、図 1 に示すように応力緩和層 5 にふくらみ部分を積極的に形成した場合は、配線 4 のたわみ部分を形成することができ、これにより熱膨張などによる応力を吸収しやすい構造となり、断線をより防止することができる。具体的には、平均厚さに対して、最大で約 2 5 マイクロメートル、望ましくは 7 乃至 1 2 マイクロメートル程度のふくらみ部分が形成されることが好ましい。この程度の頂点であれば、マスク印刷により十分形成可能である。このふくらみ部を半径が 1 0 マイクロメートルの半円筒形状と仮定すると、ふくらみ部の半弧の長さは $(2 \times 3.14 \times 10 \text{ マイクロメートル}) / 2 = 31.4 \text{ マイクロメートル}$ となり、配線の冗長長さはふくらみ部 1 個について 2 1.4 マイクロメートル、応力緩和層の両側に 1 つずつ形成した場合には 4 2.8 マイクロメートルとなる。このように、配線 4 に冗長部を設けることができるため、配線構造に作用する熱応力が緩和され、従って、信頼性の高い配線構造を提供できる。なお、このふくらみ部の所要厚さは、応力緩和層 5 の膜厚および弾性率、半導体素子 1 3 のサイズ、半導体素子の消費電力、半導体素子を搭載する回路基板 1 4 の物性値などを勘案した実験およびシミュレーションから求める。例えば、本実施例では半導体素子 1 3 の対角長さを 1 ミリメートルとし、半導体素子 1 3 とそれを搭載する回路基板 1 4 の線膨脹係数の差が $15 \text{ ppm}/^{\circ}\text{C}$ 、半導体素子 1 3 の基板搭載プロセス～動作中の ON/OFF によって生じる最大温度範囲が摂氏 2 0 0 度とすると、基板実装品が

実使用環境での使用で配線部が受ける最大熱変形量は、 $15 \text{ (ppm/}^\circ\text{C)} \times L / 2 \text{ (mm)} \times 200 \text{ (}^\circ\text{C)} = 0.0015 \times L \text{ ミリメートル}$ となる。従って、上記ふくらみ部に要求される冗長長さは $0.002 \times L \text{ ミリメートル}$ 程度あれば充分であると考えた。この計算からふくらみ部を半円筒形状で近似して、そのふくらみ部分の大きさは $L / 2000 \sim L / 500 \text{ ミリメートル}$ 程度の範囲に収まるようにした。

【 0 0 3 8 】

必要となる応力緩和層 5 の膜厚が 1 回の印刷および加熱硬化で形成されないときには、印刷及び材料の硬化を複数回繰り返すことで所定の膜厚を得ることができる。例えば、固形分濃度 30 乃至 40 % のペーストを用いて厚さ 65 マイクロメートルのメタルマスクを使用した場合、2 回の印刷で硬化後の膜厚として約 50 マイクロメートルを得ることが出来る。また特に、回路基板 14 に半導体装置 13 を接続した際に歪みが集中しやすい箇所に配置されているバンプ 1 については、該当する個所の応力緩和層 5 のみに限定して厚さを厚膜化することで歪みの集中を緩和することも出来る。このためには、ペースト状ポリイミドを半導体が形成されたウェーハ 9 上に対して、1 回目の印刷にて使用したものとは異なるメタルマスクを使い複数回の印刷をすれば良い。なお、必ずしも応力緩和層中に微粒子を有する必要はなく、微粒子をペースト中に分散させない場合でも印刷に必要な最低限の粘弾性特性が確保されればよい。ただし、微小粒子をペースト中に分散させない場合は、印刷に関わる各種条件のマージンが極端に狭くなる可能性がある。

【 0 0 3 9 】

引き続き第四工程を説明する。本実施例では再配線用配線 4 を電気銅めっきと電気ニッケルの 2 層とした。なお、再配線用配線 4 の一端をバンプパッド 3 と兼用してもよい。ここでは、銅、ニッケルとも電気めっきを用いて導体を形成する方法を示したが、無電解めっきを用いることも可能である。

【 0 0 4 0 】

まず、電気めっきを実施するための給電膜 16 を半導体ウェーハ全面に形成する。ここでは、蒸着や、無電解銅めっき、CVD などを用いることが可能である

が、ポリイミドとの接着強度が強いためスパッタを用いることとした。スパッタの前処理として、導体の導通を確保するためにスパッタエッチングを行った。本実施例におけるスパッタ膜としては、クロム（75ナノメートル）／銅（0.5マイクロメートル）の多層膜を形成した。ここでのクロムの機能は、その上下に位置する銅と応力緩和層等との接着を確保することにあり、その膜厚はそれらの接着を維持する最低限でかまわない。所要膜厚は、スパッタエッチングおよびスパッタの条件、クロムの膜質などによっても変動する。なお、本実施例で使用したクロム膜に代えてチタン膜やチタン／白金膜、タングステンなどでも代替できる。一方、銅の膜厚は、後の工程で行う電気銅めっき及び電気ニッケルめっきを行ったときに、膜厚分布が生じない最小限度の膜厚が好ましく、めっき前処理として行なう酸洗などでの膜減り量も考慮に入れたうえで膜厚分布を誘発しない膜厚を決定する。銅の膜厚を必要以上に厚くした場合、例えば1マイクロメートルを越える銅厚の場合には、スパッタ時間が長くなって生産効率が低下するという問題に加えて、後の工程で実施する給電膜16のエッチング除去の際に長時間エッチングが避けられず、その結果として再配線用配線4のサイドエッチングが大きくなる。単純な計算では、1マイクロメートルの給電膜をエッチングする場合には配線も片側1マイクロメートル、両側で2マイクロメートルのエッチングが起こる。実際の生産では、給電膜のエッチング残りが発生しないようにオーバーエッチングすることが一般的に行われているため、1マイクロメートルの給電膜をエッチングする場合には配線が5マイクロメートル程度サイドエッチングされることになる。サイドエッチングがこのように大きくなると、配線抵抗が大きくなったり、断線を誘発しやすくなったりして、配線性能の観点で問題を発生しやすい。

【0041】

次に、ホトリソグラフィ技術を用い、再配線用配線4を形成する部分のみが開口した配線の逆パターン17をレジストを用いて形成する。図4中のBで示した応力緩和層5のエッジ部におけるレジストの膜厚は、斜面部から流れ出たレジストにより、他の場所と比べ厚くなる。このため、解像度を確保するためには、ネガ型の方が好ましい。本実施例では、図10に示すように、露光マスク21と

レジスト 22 が密着し、一部に隙間 20 を有するタイプの露光機を用いた。我々の実験結果によると、露光マスク 21 下部の隙間 20 と解像する配線幅の関係は、表 1 に示すようになった。なお、表 1 中の値は露光機の光学系や現像条件、レジストの感度、レジスト硬化条件、配線幅／配線間隔の比などにより変化する。表 1 に示している実験結果は、配線幅／配線間隔の比が 1.0 の場合の値である。

【0042】

【表 1】

表 1

		露光マスク下部の隙間 [μm]			
		40	60	80	100
配線幅 [μm]	15	×	×	×	×
	20	○	×	×	×
	25	○	○	○	×
	30	○	○	○	○
	40	○	○	○	○
	50	○	○	○	○

○：解像可
×：解像不可

【0043】

図 11 にアルミパッドとの接続部 23 とバンプパッド 3 が再配線用配線 4 で接続されている様子を示す。表 1 の横軸である露光マスクの下部の隙間は応力緩和層の厚さにほぼ対応しているので、例えば応力緩和層の厚さが 60 マイクロメートルであれば配線の幅は 25 マイクロメートルまで解像可能である。したがって、信号線の配線幅を 25 マイクロメートルとし、電源またはグランド線の配線幅を 40 マイクロメートルとして配線をすることもできる。また、信号線の配線を 25 マイクロメートルとして、その信号線の一部を太くすることも可能である。

【0044】

また、図 12 に応力緩和層 5 の傾斜部付近における再配線用配線 4 を拡大して

示す。上述したように、応力緩和層 5 のエッジ部で露光マスク 2 1 の下に隙間 2 0 が存在するため、傾斜部における再配線用配線 4 では現像不足が発生したり、パターン精度が低下しやすい。図 1 3 に実際に応力緩和層 5 のエッジ部分で現像不足が起こっている様子を示す。

【 0 0 4 5 】

この現像不足は、上述のようにレジスト膜厚が部分的に増大したことと関係しており、膜厚増大部分への現像液の回り込みを改善することによって解決できる。具体的な解決策として、配線パターン形状を図 1 4 や図 1 5 に示したように変更することなどがあげられる。図 1 4 はアルミパッドとの接続部 2 3 から応力緩和層 5 の頂上付近まで配線幅を太くした場合を、図 1 5 は解像性が悪い応力緩和層 5 のエッジ部分のみの配線幅を太くした場合を示している。なお、これら図 1 4 および図 1 5 における配線幅は、応力緩和層 5 の厚さと表 1 に示した解像特性とを考慮して決定する。なお、該露光機での解像限界は、露光用マスク 2 1 とレジスト 2 2 とが密着した場合で約 1 0 マイクロメートルである。他の解決策として現像時間を延長することで現像残りを解消する方法も考えられる。

【 0 0 4 6 】

一方、パターン精度低下の解決策として、(1) 露光機の焦点深度増大、(2) レジストのブリーチング性改良、(3) レジストのプリベーク条件適正化、などがあげられる。具体的には、NA値が0.0001以上0.2以下の露光機を使用するなどの方策があげられる。

【 0 0 4 7 】

応力緩和層 5 のエッジ部はウェーハと応力緩和層 5 の物性値の違いにより生じる応力が集中しやすい構造上の特徴があるので、応力緩和層 5 の傾斜部で配線を太くすることにより断線を効果的に防止することもできる。なお、必ずしもすべての配線を同じ太さにする必要はなく、例えば図 1 6 に示すように電源／グランド線と信号線で配線の幅を変えるようにしてもよい。この場合、電気的な特性を考慮すると一般には電源／グランド線を信号線よりも太くすることが望ましい。信号線を太くした場合、これにより配線の有する容量成分が増加し、高速動作時に影響を及ぼすからである。逆に電源／グランド線を太くすると電源電圧が安定

するという効果が期待できるのでむしろ好ましい。したがって、図示するように信号用配線については、応力の集中する部分だけを最低限緩和できるようにエッジ周辺を太くしたパターンとし、電源用またはグランド用配線については傾斜部を一様に太くすることが望ましい。一方、応力緩和層が形成されていない平坦部については、配線の容量成分の影響を考慮し、信号配線を細くしている。ただし、これは半導体素子の種類やその配線パターンによりその都度考慮する必要がある。例えば、半導体素子やその配線パターンにも依存するが、保護膜 8 の厚みを増大すると配線の容量低減に大きな効果があるので、応力緩和層が形成されていない平坦部で信号配線を太くせざるを得ない場合には、保護膜 8 を厚く形成することが望ましい。具体的には、配線幅を 1 0 % 増大させる場合には、保護膜 8 の膜厚も約 1 0 % 程度増大させることが望ましい。一方、応力緩和層の上部平坦部での配線幅は、信号線容量よりもむしろ配線密度によって制限を受ける。すなわち、バンプパッドの間隔に通す配線本数、バンプパッドの径、配線形成工程における位置合せ精度、などから応力緩和層の上部平坦部での配線幅の上限値が求められる。具体的には、バンプパッド間隔が 0. 5 ミリメートルで、パッド径 3 0 0 マイクロメータ、パッド間に 3 本配線をひく場合には、 $(500 - 300) / (3 \times 2 - 1) = 40$ という計算から、本実施例では平均配線幅/配線間隔 = 4 0 マイクロメータとした。

【 0 0 4 8 】

第五工程について説明する。本発明では、硫酸・硫酸銅めっき液を用い銅めっきを実施した。電気銅めっきは、界面活性剤による洗浄、水洗、希硫酸による洗浄、水洗を行った後、給電膜 1 6 を陰極に接続し、リンを含有する銅板を陽極に接続して実施した。

【 0 0 4 9 】

引き続き、電気ニッケルめっきを行う。なお、電気ニッケルめっき前に、界面活性剤による洗浄、水洗、希硫酸による洗浄、水洗を行うと良好な膜質の電気ニッケルめっき膜が得られる場合がある。電気ニッケルめっきは、給電膜 1 6 を陰極に接続し、ニッケル板を陽極に接続して行った。電気ニッケルめっきの膜厚は、その後の工程で用いるはんだの種類やリフロー条件により最適値を決定する。

具体的には、リフローにより形成されるはんだ合金とニッケルとの合金層が形成された後もニッケルメッキ膜が残るような膜厚以上に決定すれば良い。

【 0 0 5 0 】

第六工程では、電気銅めっきおよび電気ニッケルめっきを行ったのちにレジストを使用した配線の逆パターン 1 7 を除去し、エッチング処理をすることで予め成膜した給電膜 1 6 を除去する。銅のエッチングには、塩化鉄、アルカリ系エッチング液等の種類があるが、本実施例では硫酸／過酸化水素水を主成分とするエッチング液を用いた。10 秒以上のエッチング時間がないと制御が困難となって実用的観点では不利であるが、あまりに長い時間エッチングを行なうと、例えば 5 分を越えてエッチングするような場合には、サイドエッチングが大きくなったりタクトが長くなるという問題も生じるため、エッチング液およびエッチング条件は、適宜実験により求めるのがよい。引き続いて実施する給電膜 1 6 のクロム部分のエッチングには、本願発明では過マンガン酸カリウムとメタケイ酸を主成分とするエッチング液を用いた。

【 0 0 5 1 】

第七工程では、バンプパッド 3 および切断部 2 4 およびその周囲のみが開口した表面保護膜 6 を形成し、引き続き無電解金めっきを実施することでバンプパッド部 3 に金を成膜した。ここでは表面保護膜 6 としてソルダーレジストを使用し、これを半導体装置 1 3 の全面に塗布した後に露光、現像することでパターンを形成する。なお、ソルダーレジストの他にも感光性ポリイミドや印刷用ポリイミドなどの材料を用いて表面保護膜 6 を形成することも可能であるが、半導体素子の特性変動やバンプパッド部金属の組織・表面状態の変化を回避するという観点から、その最終硬化温度が 4 0 0 ℃ 以下の材料が望ましく、さらに好ましくは 2 5 0 ℃ 以下、最も好ましくは 2 0 0 ℃ 以下である。以上のような工程を経ることで、表面保護膜 6 は、再配線用配線 4、応力緩和層 5、保護膜 8 などを完全に覆うこととなる。このため、表面保護膜 6 は、再配線用配線 4、応力緩和層 5、保護膜 8 が刺激性物質により変質、剥離、腐蝕することを抑止できる。表面保護膜 6 に使用する材料は、このような保護膜としての特性と上述の最終硬化温度という特性とを勘案して決定する。

【 0 0 5 2 】

この第七工程までで、アルミパッド 7 からバンプパッド 3 までの再配線用配線 4 およびバンプパッド 3 が、半導体が形成されたウェーハ 9 上に図 1 7 および図 2 に示すごとく形成される。

【 0 0 5 3 】

第八工程では、はんだボール搭載装置とリフロー炉を使用しバンプを形成する。つまり、はんだボール搭載装置を利用することで、バンプパッド 3 上に所定量のフラックスとはんだボールを搭載する。この際、はんだボールはフラックスの粘着力によりバンプパッド上に仮固定される。はんだボールが搭載された半導体ウェーハをリフロー炉に投入することではんだボールは一旦溶融し、その後再び固体化することで、図 1 に示したバンプパッド 3 に接続したバンプ 1 となる。このほかにも印刷機を用いてはんだペーストをバンプパッド 3 上に印刷塗布し、これをリフローすることでバンプ 1 を形成する方法もある。何れの方法においてもはんだ材料は様々なものを選択することが可能となり、現時点において市場に供給されているはんだ材料の多くが使用できる。この他、はんだ材料は限定されるものの、めっき技術を用いることで、バンプ 1 を形成する方法もある。また、金や銅を核としたボールを使用したバンプや導電材料を配合した樹脂を使用して形成したバンプを使用しても良い。

【 0 0 5 4 】

第一工程から第九工程までの工程を経ることで、図 1 に示した応力緩和層 5 を有し、かつ少ない工程数で再配線用配線 4 が形成され、しかも再配線用配線 4 の途中には応力が集中する屈曲部が存在しない半導体装置 1 3 が実現できる。また、印刷技術を使用することで、露光や現像技術を用いることなく厚膜の絶縁層である応力緩和層 5 をパターン形成することができ、その応力緩和層 5 は再配線用配線 4 を形成するための斜面を有することができる。

【 0 0 5 5 】

本発明によれば、アンダーフィルを実施せず半導体装置 1 3 をフリップチップ接続した場合でも半導体装置 1 3 の接続信頼性が大幅に向上する。このため、本発明によれば、多くの電気製品においてアンダーフィルを使用しないフリップチ

アップ接続が可能となり、各種電気製品の価格を低減することが可能となる。また、アンダーフィルを実施しないため、半導体装置 1 3 の取り外しが可能となる。つまり、回路基板に接続した半導体装置 1 3 が不良品であった場合、半導体装置 1 3 を回路基板上から取り外し回路基板を再生することが可能となり、これによっても各種電気製品の価格を低減することが可能となる。

【 0 0 5 6 】

次に、本発明に係る応力緩和層 5 の材料について説明する。応力緩和層 5 形成用の材料は、例えばエポキシ、フェノール、ポリイミド、シリコン等の樹脂を単独あるいは 2 種類以上配合し、これに各種界面との接着性を改善するためのカップリング剤や着色剤等を配合して用いることが可能である。

【 0 0 5 7 】

応力緩和層 5 の弾性率は、室温において 0. 1 から 1 0. 0 G P a 程度のものが適用可能であるが、一般のポリイミドよりは弾性率が低いものが望ましい。弾性率が小さすぎると、後述する突起電極の形成や該半導体装置の機能試験を行う際に配線部分が変形し易くなり断線等の問題が懸念される。また、応力緩和層 5 の弾性率が大きすぎると十分な応力の低減効果が得られず、該半導体装置を基板に搭載した場合の接続信頼性が低下することが懸念される。

【 0 0 5 8 】

さらに、応力緩和層 5 の硬化温度は 100℃ から 250℃ までのものを用いる事が望ましい。硬化温度がこれより低い場合、半導体製造時の工程内での管理が難しく、硬化温度がこれより高くなると硬化冷却時の熱収縮でウェーハ応力が増大したり、半導体素子の特性が変化する懸念があるからである。硬化後の応力緩和層はスパッタ、めっき、エッチングなどのさまざまな工程にさらされることから、耐熱性、耐薬品性、耐溶剤性などの特性も要求される。具体的には、耐熱性としてそのガラス転位温度 (T_g) が 1 5 0℃ 超であることが望ましく、より望ましくは T_g が 1 8 0℃ 以上、最も好ましくは T_g が 2 0 0℃ 以上である。熱分解温度 (T_d) は約 3 0 0℃ 以上であることが望ましい。 T_g や T_d がこれらの値を下回っていると、プロセス中での熱工程、例えばスパッタやスパッタエッチ工程で樹脂の変形、変質や分解が起こる危険性がある。

【0059】

続いて、応力緩和層の膜厚とウェーハ応力および α 線の関係について説明する。図18は、応力緩和層の膜厚とウェーハ応力関係を示したものである。図18に示したように、応力緩和層は直径8インチウェーハに塗布し硬化させた場合、150マイクロメートルよりも膜厚が厚くなるとウェーハ応力が大きくなり、ウェーハの反りが大きくなったり、ウェーハのクラック、絶縁膜のはがれ等が発生しやすくなる。

【0060】

一方、図19には、応力緩和層の厚さと応力緩和層中を透過する α 線量との関係を示した。 α 線は、半導体装置に用いられるはんだ中に不純物として含まれるウランウムやトリウム等の崩壊によって発生し、トランジスタ部の誤動作を引き起こす。図19に示したように、応力緩和層の厚さが35マイクロメートルより厚くなると α 線はほとんど透過せず、 α 線による誤動作の問題は生じない。反対に35マイクロメートルより応力緩和層の厚さが薄くなると α 線が透過するため、 α 線による誤動作が起こりやすくなることが分かる。

【0061】

これらの関係から、応力緩和層の厚さを35マイクロメートル以上150マイクロメートル以下にすることにより、半導体素子表面に形成した回路部分まで α 線が到達するのを防止し、かつ半導体装置とこれを搭載した基板との接続信頼性を確保することができる。

【0062】

なお、半導体装置の構成によっては、同一素子内に α 線の影響を受けやすい部分、例えばトランジスタの誤作動を受けやすいメモリセル110等と、 α 線の影響を受けにくい部分がある。そこで、 α 線に対して特に影響を受けやすい部分に対して、図20、21に示すように応力緩和層の厚さを35マイクロメートル以上150マイクロメートル以下にすることにより、半導体素子表面に形成した回路部分まで α 線が到達するのを防止することができる。

【0063】

次に本発明の他の実施例として、応力緩和層と組成が異なる微粒子を包含する

応力緩和層の実施例について説明する。

【 0 0 6 4 】

上述した応力緩和層 5 に含まれる微粒子は、応力緩和層 5 と同一材料で、同じ物性を有している。応力緩和層中で微粒子が分散することで印刷に必要な粘弾性特性を有することができる。

【 0 0 6 5 】

しかし、この構造では、ウェーハと応力緩和層 5 との境界で物性値が急激に変化するため熱応力等がその境界部分に集中して配線が断線等する可能性がある。

【 0 0 6 6 】

そこで、本実施例では、ウェーハの回路形成面上に形成された応力緩和層 5 の特性を厚み方向で異ならせ、ウェーハ表面側の応力緩和層の特性がウェーハの特性に近くなるようにした。

【 0 0 6 7 】

これにより、ウェーハ上面と応力緩和層下面の境界部における特性の差を少なくし、これらの上に設けた配線に不連続な力や、応力緩和層の膨張収縮による引張りや圧縮、曲げの応力が配線部に加わらないようにすることで、配線部の断線防止が可能となる。

【 0 0 6 8 】

さらに、ウェーハ側の応力緩和層 5 の特性はウェーハに近く、該半導体装置を搭載する基板側はその基板の特性に近くすることにより、応力緩和層 5 上の配線のみならず該半導体装置と前記基板の接続部の接続寿命向上にも有効である。

【 0 0 6 9 】

ここで、応力緩和層 5 の厚み方向で漸次変化する特性として、熱膨張係数あるいは弾性率等が考えられる。そして、応力緩和層の特性を変化させる具体的な手段として、図 2 2 に示すように、絶縁性の粒子であるシリカ粒子 1 0 2 を配合し、応力緩和層 5 の厚さ方向にシリカ粒子 1 0 2 の配合量の分布を持たせ熱膨張係数や弾性率を徐々に変化させる。シリカ粒子 1 0 2 が多く分布している部分では、応力緩和層 5 の熱膨張係数が小さく弾性率は高くなる。一方、シリカ粒子 1 0 2 の配合量が少なくなると熱膨張係数は大きくなり弾性率は低くなる。

【 0 0 7 0 】

本実施例における半導体装置の製造工程も、ウェーハ上の回路形成、応力緩和層形成、シリカ粒子の分布、応力緩和層上の配線形成等をウェーハ状態で行うことにより、全体工程の簡略化、製造時のバラツキ等が少なく配線部の寿命向上が可能である。

【 0 0 7 1 】

本実施例では、応力緩和層 5 に弾性率や熱膨脹を調整するための絶縁粒子である、シリカ、アルミナ、窒化ホウ素等の無機材料からなる粒子を一種類あるいは二種類以上配合し、また必要に応じてポリイミドやシリコン等の有機材料からなる粒子を適宜配合してもよい。

【 0 0 7 2 】

さらに、シリカ粒子や絶縁樹脂層を構成する各種界面との接着性向上のためアルコキシシランやチタネート等からなるカップリング剤、樹脂の破断伸びや破断強度を向上させる熱可塑性樹脂等の改質剤、ウェーハ上に形成された回路部の紫外線等による誤動作を防止するため絶縁樹脂層を着色するための染料や顔料、樹脂層の硬化反応を促進させるための硬化促進剤等を配合することも可能である。

【 0 0 7 3 】

厚さ方向で特性を変化させた応力緩和層 5 の形成方法としては、例えば前記記載の材料を配合してなる液状の応力緩和層 5 をウェーハの回路面上に塗布し、この応力緩和層 5 を加熱硬化する過程で、配合したシリカ等からなる絶縁粒子をウェーハ側に漸次沈降させる方法がある。シリカ粒子の粒子径に分布が有る場合、粒子径の大きい粒子ほど沈降が早く、粒子径の小さい粒子ほど沈降し難く、ウェーハを下側にして応力緩和層の加熱硬化を行うと、応力緩和層の厚み方向で特性の分布が形成される。

【 0 0 7 4 】

応力緩和層 5 に配合されたシリカ粒子の膜厚方向での濃度分布を制御する方法としては、絶縁樹脂の硬化温度、硬化温度プロファイルを適宜調整したり、硬化の進行を早めるための硬化促進剤の配合量や種類、あるいは硬化を遅らせるための反応抑制剤等を適宜配合する方法やシリカ粒子等絶縁粒子の粒子径分布を変更

する方法がある。

【 0 0 7 5 】

本発明に適用可能なシリカ粒子は、溶融しインゴット化したシリカの塊を破碎したものや、シリカインゴットを破碎後、再度シリカ粒子を加熱溶融して球形化したもの、さらに合成したシリカ粒子等が適用可能である。シリカ粒子の粒子径分布や配合量は、本発明の構造を適用する半導体装置の大きさ、厚さ、集積度、応力緩和層 5 の厚さ、粒子の粒径や搭載する基板の種類によって種々変更可能である。

【 0 0 7 6 】

印刷法により応力緩和層 5 を形成する場合、印刷の方法によっては、適用するマスクの寸法によっても粒子径の分布を変更する必要がある場合もある。

【 0 0 7 7 】

なお、応力緩和層 5 は一回の印刷で形成される必要はなく、図 2 3 に示すように、少なくとも 2 回以上の印刷で形成してもよい。さらに、それぞれの層に含まれるシリカ粒子の配合量を異ならせて印刷してもよい。

【 0 0 7 8 】

本実施例では、ウェーハの回路部から応力緩和層上に設けた電極に至る段階で、配線が形成される部分の物性が急激に変化しないので、配線の一部に大きな力が集中することが無く、配線の断線防止が可能となる。

【 0 0 7 9 】

次に、半導体装置 1 3 の周辺寄りに存在するバンプ 1 直下の応力緩和層 5 の膜厚を他の箇所と比べ薄くした半導体装置 1 3 の実施例の一例を図 2 4 を用いて説明する。この実施例では、最外周のバンプ 1 a は、その一つ内側のバンプ 1 b とくらべ、 δ だけ高さが低くなっている。

【 0 0 8 0 】

半導体装置 1 3 の周辺部について応力緩和層 5 の膜厚を薄くする方法としては、ペースト状のポリイミド材料などの応力緩和層形成材料中に含まれる微小粒子の有無、粒子の形状や配合、印刷速度、版離れ速度、印刷回数等の印刷条件、ペースト中の溶媒の割合などを変更する方法がある。

【 0 0 8 1 】

一般に半導体装置 1 3 の周辺寄りに存在するバンプ 1 a には、回路基板 1 4 に半導体装置 1 3 を接続した後の各種負荷により、その他のバンプ 1 b 等と比べ大きな歪みが生じている。例えば、半導体装置 1 3 と回路基板 1 4 との線膨張係数は異なるため、温度上昇時には半導体装置 1 3 の周辺寄りのバンプ 1 a になるほど大きな歪みが発生する。この歪みが大きい場合や繰り返し作用する場合、半導体装置 1 3 の周辺よりのバンプ 1 a は破壊しやすい。

【 0 0 8 2 】

本実施例にあるように半導体装置 1 3 の周辺寄りについて応力緩和層 5 の膜厚を薄くすると、対応した箇所のバンプ 1 の形状を制御することが可能となり、回路基板 1 4 に接続した際にバンプ 1 は図 2 5 に示したような縦長バンプ 1 a a となる。このような縦長バンプ 1 a a では、体積自体はその他のバンプ 1 と同一であるため、バンプ 1 とバンプパッド 3 との接触角およびバンプ 1 と回路基板 1 4 上のパッドとの接触角が大きくなる。つまり、図 2 5 においては $\alpha 1 > \alpha 2$ 、 $\beta 1 > \beta 2$ となる。

【 0 0 8 3 】

接触角が大きくなることで、バンプとパッドとの接続部に対する応力集中は緩和されることとなる。このように応力緩和層 5 の膜厚を半導体装置 1 3 の周辺部のバンプパッド 3 形成箇所についてその他の部分より薄くし、バンプ 1 の形状を縦長とすることで、半導体装置 1 3 と回路基板 1 4 との接続信頼性を向上させることが出来る。なお、応力緩和層 5 の断面形状は、バンプ 1 の高さが半導体装置 1 3 の回路基板 1 4 に対する接続時に支障のない範囲内で設計することが可能であり、様々なものが考えられる。

【 0 0 8 4 】

δ の大きさは、(1) 最外周に位置する縦長バンプ 1 a a に要求される応力緩和特性、(2) 半導体装置 1 3 の機能検査時におけるバンプ高さバラツキ許容値、(3) 半導体装置 1 3 の回路基板 1 4 に対する接続時のバンプ高さバラツキ許容値、などを考慮して決定する。より具体的に記述すると、上記応力緩和特性は応力緩和層 5 の弾性率と半導体装置 1 3 のサイズから求まる。一方、機能検査時

や接続時のバラツキについては、はんだボールや応力緩和層 5 の変形も考慮したうえでそれらの許容値を求める。例えば、機能検査はバンプ上面から検査治具を押しつけて応力緩和層 5 を変形させれば、バンプ高さバラツキが実質的に存在しない状態で機能検査することが可能である。このような操作を行ったとしても、応力緩和層 5 ははんだバンプ材料と比べて相当に弾性率が低いため、はんだバンプの変形よりも応力緩和層 5 の変形が優先して起こり、はんだバンプへ傷が付いたりすることも無い。それゆえ、応力緩和特性から要求される δ の値が、機能検査装置で要求されているバンプ高さバラツキよりも大きくなったとしても、応力緩和層 5 の変形によって対応できる範囲であれば差し支えない。また、応力緩和材料は弾性体であるため、検査終了後には形状が復旧するので基板への接続時にも特段の問題はない。このことを勘案すると、事実上、前記 (1) および (3) から δ が決定されることとなる。前述のように応力緩和特性は、応力緩和層 5 の膜厚が 35 乃至 150 マイクロメートルで良い結果が得られるため、応力緩和特性からは $\delta = 150 - 35 = 115$ マイクロメートルとなる。また、 $\delta = 115$ マイクロメートルという値は、回路基板 14 への接続の際に許容される上限値とほぼ等しい。よって δ の値は 115 マイクロメートルが多くの場合、上限値となる。

【0085】

また、本実施例の構造は、半導体装置の微細化が進み、半導体装置の配線の関係上、応力緩和層の傾斜部にバンプを形成しなければならない場合にも適応できる。

【0086】

また、半導体装置の最外周に位置するバンプには外力が加わりやすく、はんだに亀裂等ができる場合があるので、最外周に位置するバンプのうちいくつかは緩衝部材として用いてもよい。この場合、緩衝部材として使用するバンプは、アルミパッド 7 と電氣的に接続されない、半導体装置が電氣的に動作する上で不要なものとすることが望ましい。これにより、半導体装置が電氣的に動作する上で必要なその他のバンプで破断が発生するまでの期間を延長することが出来る。なお、緩衝部材とする幾つかのバンプについては、バンプ径を大きくすることでも更

にバンプ破断までの期間を延長することが出来る。

【 0 0 8 7 】

また、半導体装置を接続する回路基板の配線引き出しの設計を容易にするという観点から考えると、半導体装置の中央付近に電源またはグランド線を配置することが望ましく、その結果として、図 2 6 (a) (b) に示すようにアルミパッド 7 とアルミパッドからの距離が近いバンプパッドを接続する再配線用配線 4 は信号線として、遠いバンプパッドを接続する最配線用配線 4 は電源またはグランド線として用いることが望ましい。この場合、アルミパッドからの距離が近いバンプは応力緩和層 5 の傾斜部に位置する場合もある。また、電源またはグランド線は信号線よりも配線幅を広くするようにしてもよい。

【 0 0 8 8 】

本発明による半導体装置 1 3 の他の実施例を図 2 7 に示す。本実施例では、応力緩和層 5 を半導体が形成されたウェーハ 9 上の隣の半導体装置 1 3 にまたがった状態で形成している。アルミパッド 7、バンプパッド 3、およびこれらを接続する再配線用配線 4 は、再配線用配線 4 が半導体装置 1 3 と隣の半導体装置 1 3 との境界を横断することがないように設計上の工夫がなされている。製造工程は、既に説明したものと基本的には同じであるが、第七工程以降に違いがある。

【 0 0 8 9 】

半導体ウェーハを切断する際には、応力緩和層 5 の切断も必要となるが、応力緩和層 5 は低弾性材料であるため、大部分がシリコンからなり強度が異なる半導体が形成されたウェーハ 9 と一括して切断することは難しい。このため、まず応力緩和層 5 に対する切断を行った後に、半導体が形成されたウェーハ 9 をダイシングする。以下、図 2 8 を用いて説明する。

【 0 0 9 0 】

まず、第七工程改にて応力緩和層 5 のみを切断する。切断方法としては、低弾性樹脂材料の切断に向けた回転刃を使用するのが良い。このほかにも炭酸ガスレーザーやサンドブラストなどを使用することができる。

【 0 0 9 1 】

第八工程改においては、表面保護膜 6 として溶剤レジストを全面に塗布す

る。塗布方法としては、スピコート法のほかメッシュ状のマスクを用いた印刷やカーテンコーティングでも良い。ソルダーレジストを塗布するためにも第七工程改における応力緩和層 5 の切断部の壁面は、垂直ではなく逆ハの字状となるようにすることが望ましい。このコーティングを第七工程改における応力緩和層の切断後に行うことで、応力緩和層 5 が、半導体が形成されたウェーハ 9 の表面より剥離する要因となったり、半導体の性能劣化を引き起こすイオン等の異物の侵入を軽減でき、耐久性などを確保したデバイスを提供することができる。

【 0 0 9 2 】

第九工程改においては、感光現像を行うことで表面保護膜 6 のパターンを形成する。これによりバンプパッド 3 および切断部 2 4 およびその周辺のみが表面保護膜 6 から露出する。また、表面保護膜 6 をマスクとして無電解金めっきを施すことでバンプパッド 3 上に金を成膜する。なお、実施例では金めっきのみとしたが、パラジウムや白金のめっきを金めっきの前に施してもかまわないし、金めっき終了後にスズめっきをおこなっても特段の問題は無い。

【 0 0 9 3 】

第十工程改においては、ダイシングによって半導体が形成されたウェーハ 9 を半導体装置 1 3 に分割する。なお、一般的にダイシングは回転刃を用いて行われる。

【 0 0 9 4 】

以上の工程により、応力緩和層 5 を切断する工程を含む半導体装置 1 3 の製造が可能となる。

【 0 0 9 5 】

本実施例によれば、半導体装置 1 3 の外形寸法が小さい場合でも問題なく応力緩和層 5 を形成することが可能となる。具体的には、隣り合う 2 つの半導体装置にまたがって応力緩和層 5 を形成する場合には、外形寸法がほぼ半分になっても応力緩和層 5 の成膜技術を変える必要がなく、半導体装置の形状、外形寸法および半導体装置 1 3 を互いに分離する際の切りしろとなる切断部 2 4 の幅、形状を調節することで半導体装置の大きさを変えても同一の印刷マスクを使用して製造することすら可能となる場合もある。また、再配線用配線 4 は第一の実施例と同

様に応力緩和層 5 の傾斜部を経てアルミパッド 7 とバンプパッド 3 とを接続しているため、再配線用配線 4 に応力集中部も存在せず、アンダーフィルを必要としないフリップチップ接続が可能となる。

【0096】

なお、本実施例にかかる構造は特に半導体装置のセンター部分にパッドがレイアウトされた半導体装置、たとえば DRAM などに適応可能である。

【0097】

また、本実施例中の図では、隣り合う二つの半導体装置 1 3 にまたがった応力緩和層 5 を切断したが、再配線用配線 4 がアルミパッド 7 からバンプパッド 3 に至るためのスロープ部が存在する限り、少なくとも 2 以上の半導体装置 1 3、たとえば互いに隣り合う 4 つの半導体装置について連結した応力緩和層 5 を切断するような構造を採用することも可能である。当然のことながら、隣り合う 2 列について連結した応力緩和層 5 を形成して切断するようにしてもよい。この場合、列方向の位置ずれを許容できる製法となるので、より微細加工にも適用できる。

【0098】

本発明における各実施例においては、例えば図 2 や図 2 7 に示すように応力緩和層 5 の角部には丸みをつけるとよい。丸みをつけない場合、ペースト状のポリイミド材料を用いて応力緩和層 5 を印刷する際に気泡を巻き込む不良が時々観察される。また、応力緩和層 5 が角部から剥離しやすくなる。応力緩和層 5 に気泡が残留すると、半導体装置 1 3 を加熱した際に気泡が破裂して再配線用配線 4 が断線するなどの不具合が生じる。このため、応力緩和層 5 の形成に使用する印刷用メタルマスクのパターン開口部 1 8 の隅部は丸めておくことが望ましい。

【0099】

なお、各実施例における応力緩和層 5 は印刷用メタルマスクやディスペンサを用いて印刷塗布し形成することができる。

【0100】

また、印刷方法のみならず、スタンピング、空気あるいは不活性のガスを用いた吹き付けやインクジェット法、未硬化あるいは半硬化状態の樹脂シートを貼り付ける等の方法により、またはこれらの方法を適宜組み合わせることにより形成

可能である。

【0101】

次に、本発明に係る半導体装置の他の実施例を示す。図29は半導体装置の突起電極を変換するための基板に搭載した状態を示す断面概略図、図30はさらに半導体装置13とこれを搭載する基板の隙間を樹脂118で封止した状態を示す断面概略図である。

【0102】

半導体装置13に形成した突起状電極1を基板上の対応する電極120上にはんだペーストあるいはフラックス等を介して搭載し、リフロー炉等により前記突起状電極を溶融させ基板115と半導体装置13の接続を行う。半導体装置を搭載する基板は、半導体素子搭載面の裏面に各種電子機器に用いられる基板に搭載するための電極120および必要に応じて突起状電極121を有する。

【0103】

半導体装置13を各種電子機器に用いられる基板に搭載する際、基板115上に設けた突起状電極121を加熱溶融させる必要がある。これらの実装工程および各種試験における信頼性をさらに向上させるため、半導体装置13と基板115の間を樹脂118で補強したものである。

【0104】

半導体装置13と基板115間を充填する樹脂118は、一般の半導体封止用に使われる液状のエポキシ樹脂、フェノール樹脂、ポリイミド樹脂、シリコーン樹脂等が使用可能であり、封止樹脂の熱膨張係数や弾性率を調整するためシリカ、アルミナ、窒化ホウ素等の無機材料からなる粒子を一種類あるいは二種類以上配合し、また必要に応じてシリコーンや熱可塑性樹脂等樹脂、アルコキシシランやチタネート等からなるカップリング剤、着色剤、難燃性を付与させるための難燃剤や難燃助剤樹脂層の硬化反応を促進させるための硬化促進剤等を配合することが可能である。

【0105】

本実施例では、半導体装置上の突起状電極のピッチと各種電子機器に用いられている基板の電極のピッチが異なる場合であっても、所定の基板を介することに

より各種電子機器に接続する事が可能となる。

【0106】

なお、半導体装置となる基板への実装と同様に、一般電子機器に用いられる回路基板に実装する場合も同様とする。

【0107】

なお、これまで説明した実施例においては、必要に応じて例えば半導体装置の絶縁層に低弾性の材料を使用し、かつ厚さ35ミクロン以上の絶縁層を形成することで、接続部の破壊を防止することができる。また、低弾性の絶縁層が存在することで、接続部に生じる応力を大幅に低減することが可能となる。このため、半導体装置の接続寿命は大幅に向上する。

【0108】

また、約35マイクロメートル以上といった厚膜の絶縁層を採用する場合、従来の配線形成方法が適用できない。絶縁層を厚膜形成する場合、絶縁層形成用の材料は高粘度であるため、スピコート法では気泡を含んだ絶縁層となってしまう、絶縁層としての機能をはたさなくなってしまう。これとは別に新規の厚膜形成方法を開発したとしても、35ミクロンの膜厚では光の透過性が低下するため、露光現像では絶縁層の開口部等を高精度にパターン形成することができない。この問題が解決できたとしても絶縁層の開口部の側壁は80度程度かそれ以上の概垂直であり、かつその高さが配線厚さより大幅に大きい値となるため、金属配線が側壁に形成され難くなる。またたとえ形成できた場合でも、側壁と上層との境界部において金属配線の屈曲部が形成されるため、この場所に応力が集中しやすく、このため亀裂が進展しやすい。このため、回路基板接続時の接続寿命が短くなってしまう。

【0109】

そこで前述のように微小粒子を含有した絶縁材料をマスク印刷することで、厚膜絶縁層の形成を行い、絶縁層開口部の形状をなだらかな斜面とすることが好ましい。これにより、絶縁層上の配線は従来工法により形成可能となり、かつ応力が集中する様な金属配線の屈曲部も存在しないため、配線の断線も生じにくくなる。なお、本明細書では、この厚膜絶縁層を応力緩和層と記載している。

【 0 1 1 0 】

【発明の効果】

本発明によれば、アンダーフィルの不要なフリップチップ接続を可能とする半導体装置を実現するとともに基板等への実装時の信頼性を向上させた半導体装置を提供することができる。

【図面の簡単な説明】

- 【図 1】 本発明の半導体装置の構造を示す部分断面図
- 【図 2】 本発明の半導体装置が連続的に形成されている状態を示す平面図
- 【図 3】 本発明の半導体装置の製造工程を示した図（ 1 ）
- 【図 4】 本発明の半導体装置の製造工程を示した図（ 2 ）
- 【図 5】 本発明の半導体装置の製造工程を示した図（ 3 ）
- 【図 6】 本発明の応力緩和層の形成に使用する印刷用マスクを示した図
- 【図 7】 応力緩和層を印刷している工程を示す図
- 【図 8】 印刷マスクがウェーハより上昇する版離れ工程を示す図
- 【図 9】 応力緩和層が形成された半導体装置を示した図
- 【図 1 0】 露光用マスクをレジストに密着させた状態を示した図
- 【図 1 1】 再配線用配線の一例を示した図
- 【図 1 2】 再配線用配線の一例を示した図
- 【図 1 3】 実際の再配線用配線の現像不足を示す図
- 【図 1 4】 再配線用配線の一例を示した図
- 【図 1 5】 再配線用配線の一例を示した図
- 【図 1 6】 再配線用配線の一例を示した図
- 【図 1 7】 本発明における第七工程までを経た半導体装置を示した図
- 【図 1 8】 応力緩和層の膜厚と応力の関係を示した図
- 【図 1 9】 応力緩和層の膜厚と α 線の関係を示した図
- 【図 2 0】 本発明の半導体装置の構造の一実施例を示す図
- 【図 2 1】 本発明の半導体装置の構造の一実施例を示す図
- 【図 2 2】 本発明の半導体装置の構造の一実施例を示す図
- 【図 2 3】 本発明の半導体装置の構造の一実施例を示す図

【図 2 4】 応力緩和層の膜厚を部分的に薄くした半導体装置を示した図

【図 2 5】 応力緩和層の膜厚を部分的に薄くした半導体装置を回路基板に接続した状態を示した図

【図 2 6】 本発明の半導体装置の構造の一実施例を示す図

【図 2 7】 応力緩和層を半導体装置と隣の半導体装置との境界をまたいで形成した状態を示した図

【図 2 8】 応力緩和層を切断する方法を示した図

【図 2 9】 半導体装置を基板に搭載した一実施例の図

【図 3 0】 半導体装置を基板に搭載した一実施例の図

【図 3 1】 従来の半導体装置を示した図

【図 3 2】 従来の半導体装置を回路基板に接続した状態を示した図

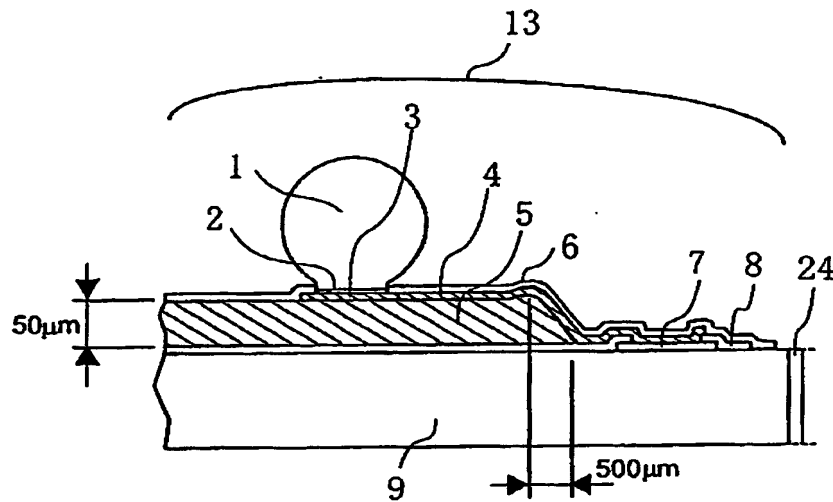
【符号の説明】

1…バンプ、1 a a…縦長バンプ、2…Auめっき、3…バンプパッド、4…再配線用配線、5…応力緩和層、6…表面保護膜、7…アルミパッド、8…保護膜、9…半導体が形成されたウェーハ、10…バンプ、11…金属配線、12…絶縁層、13…半導体装置、14…回路基板、15…アンダーフィル、16…給電膜、17…配線の逆パターン、18…アルミパッドと配線の接続部分、19…下層部分との境界、20…隙間、21…露光マスク、22…レジスト、23…アルミパッドとの接続部、24…切断部、25…ニッケル合金製ステンシル、26…樹脂シート、27…枠、28…印刷マスクのパターン開口部、102…シリカ粒子、110…メモリセル、115…基板、116…電極、118…樹脂、120…電極、121…電極

【書類名】 図面

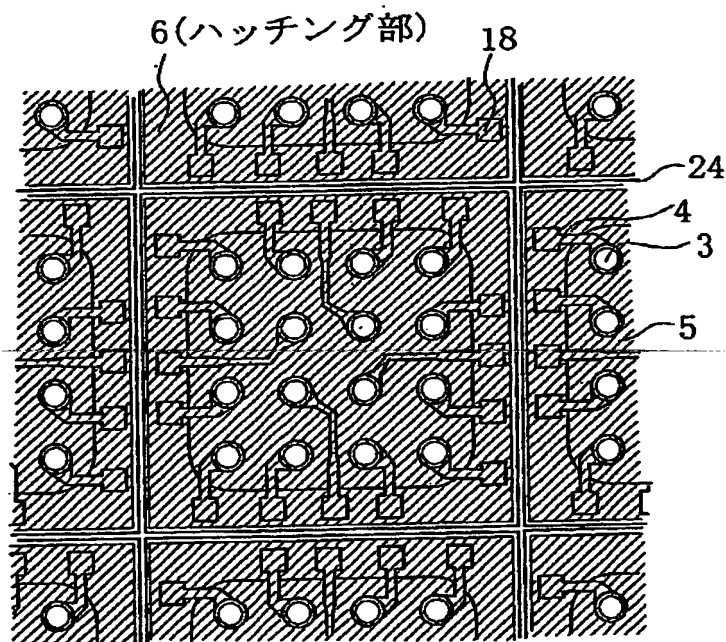
【図1】

図1



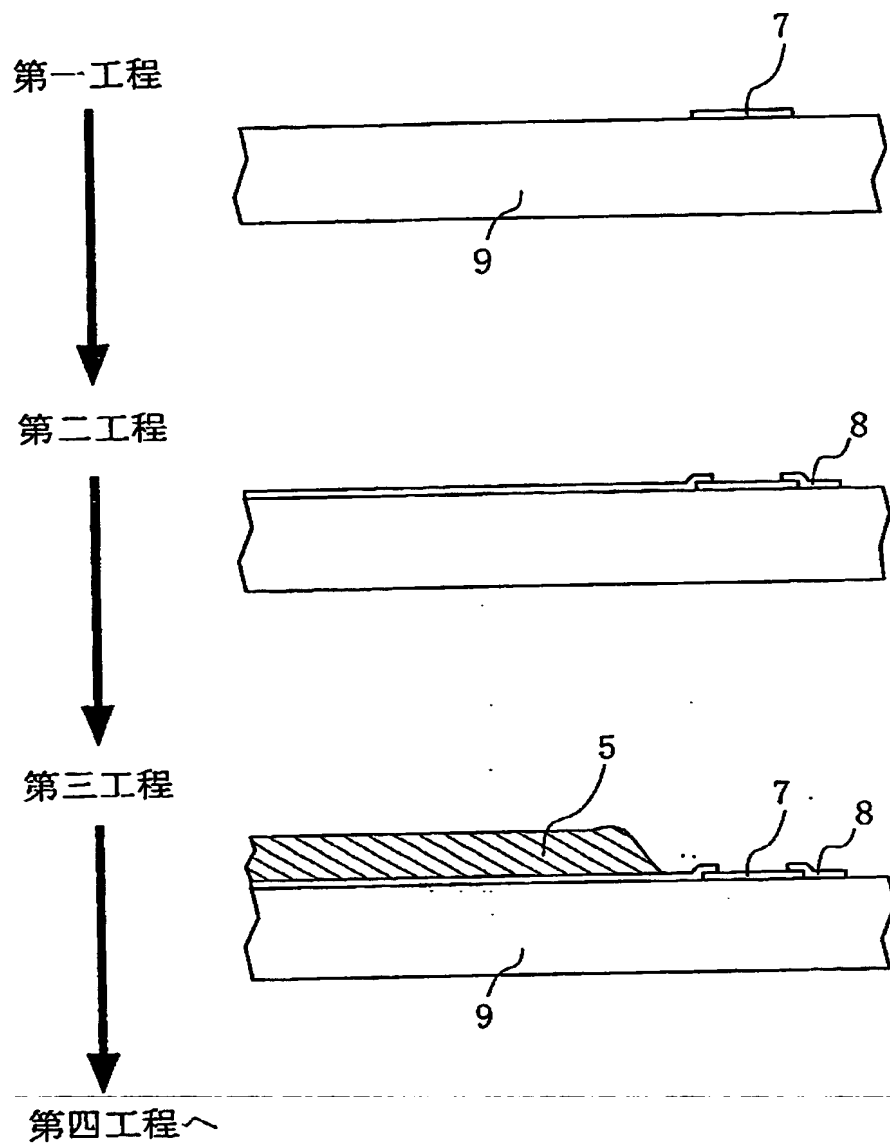
【図2】

図2



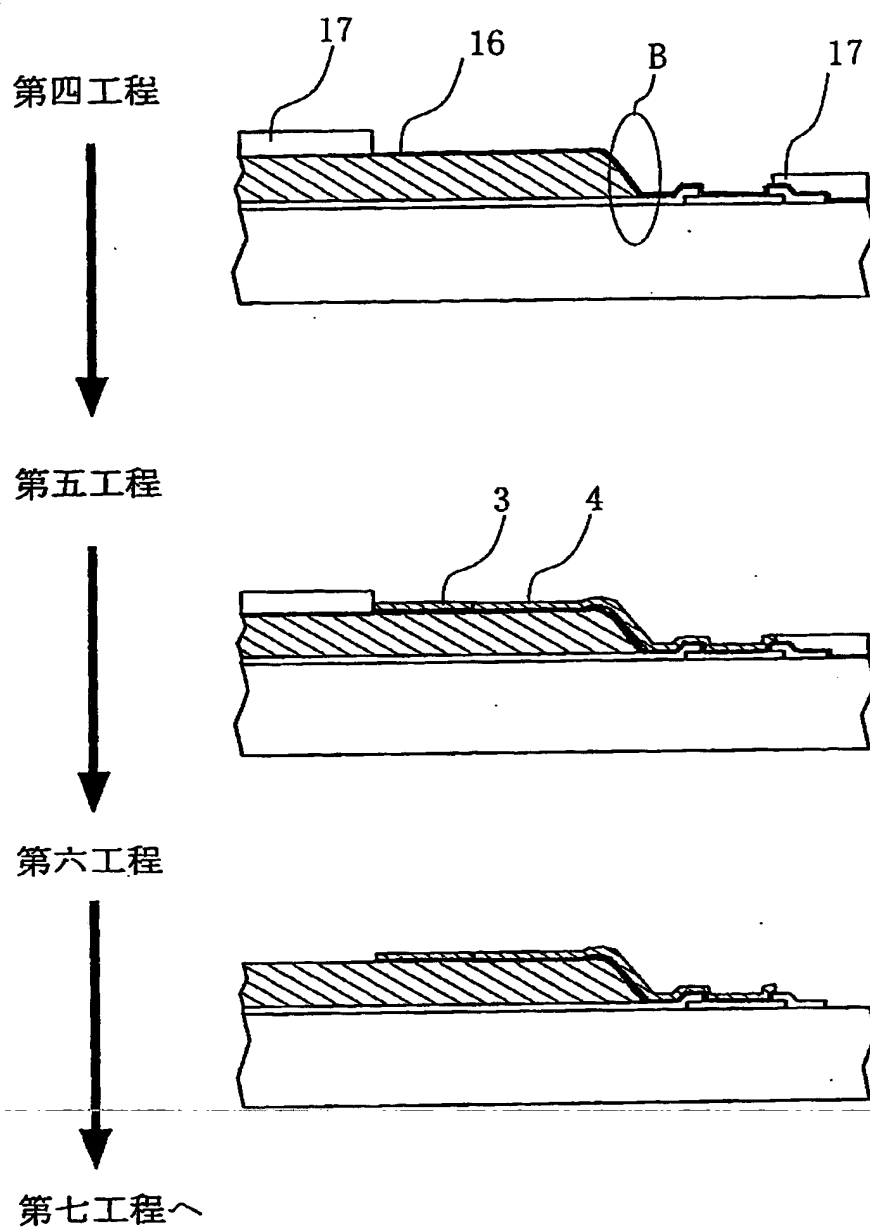
【図 3】

図 3



【図4】

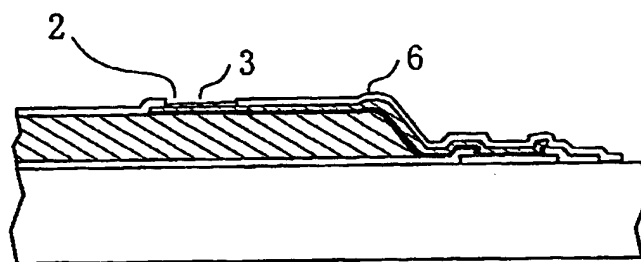
図4



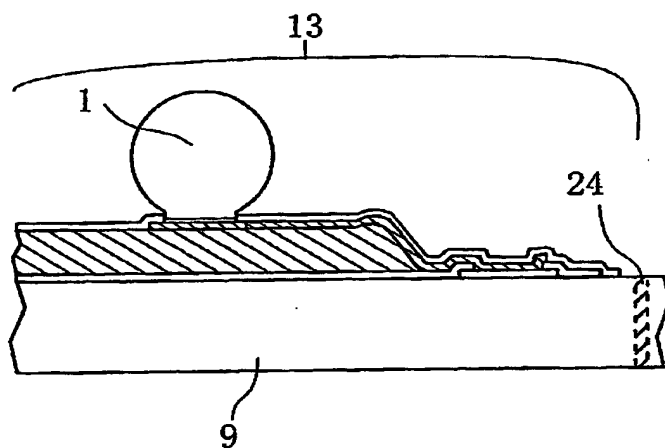
【図5】

図5

第七工程



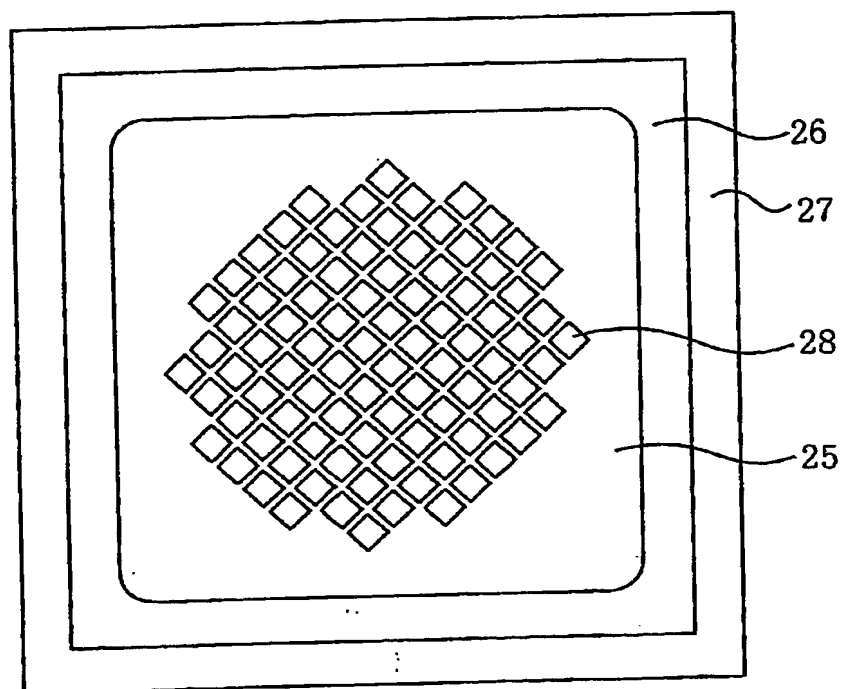
第八工程
および
第九工程



完 成

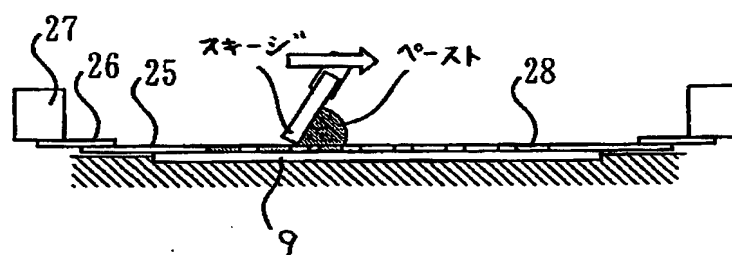
【図6】

図6



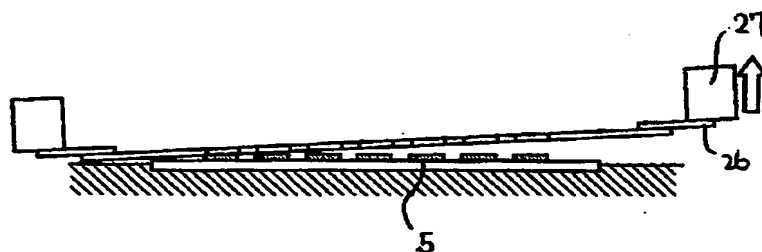
【図7】

図7

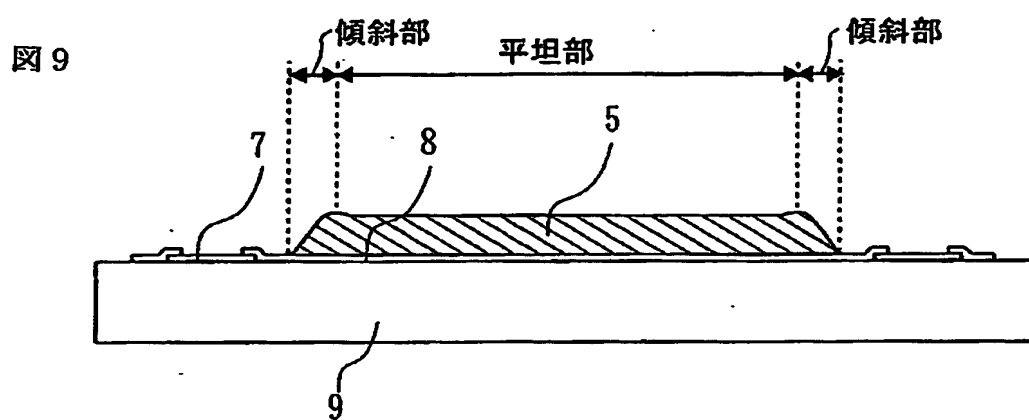


【図8】

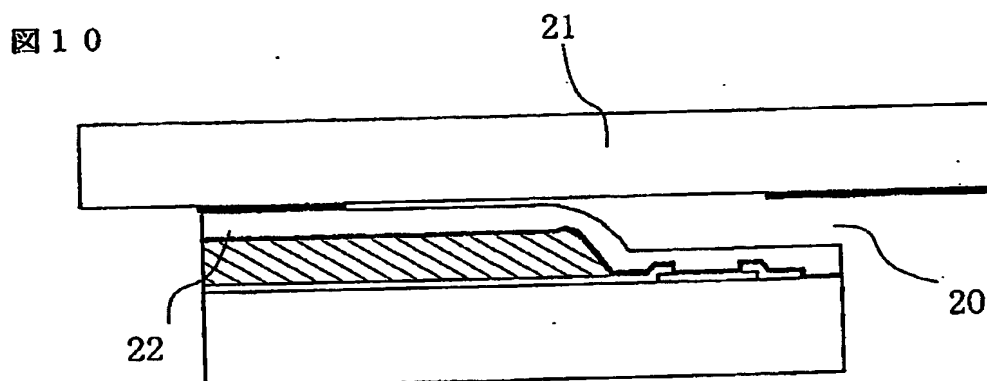
図8



【図 9】



【図 10】



【図 11】

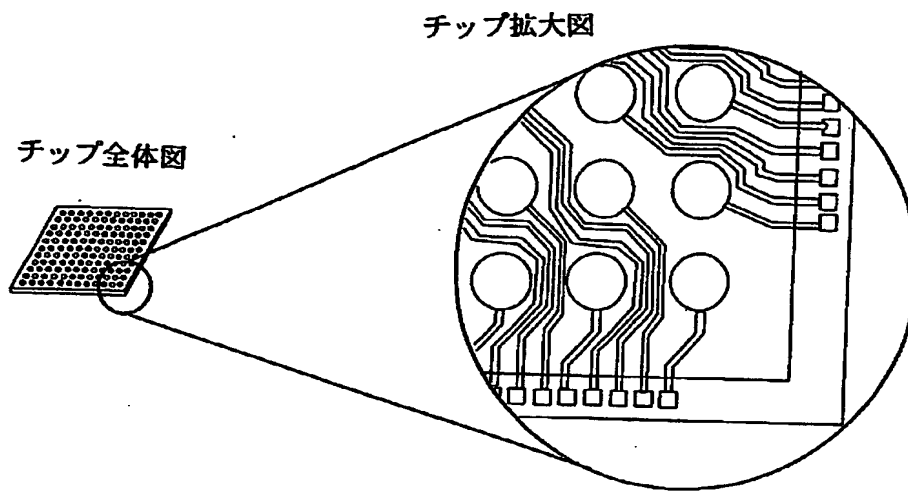
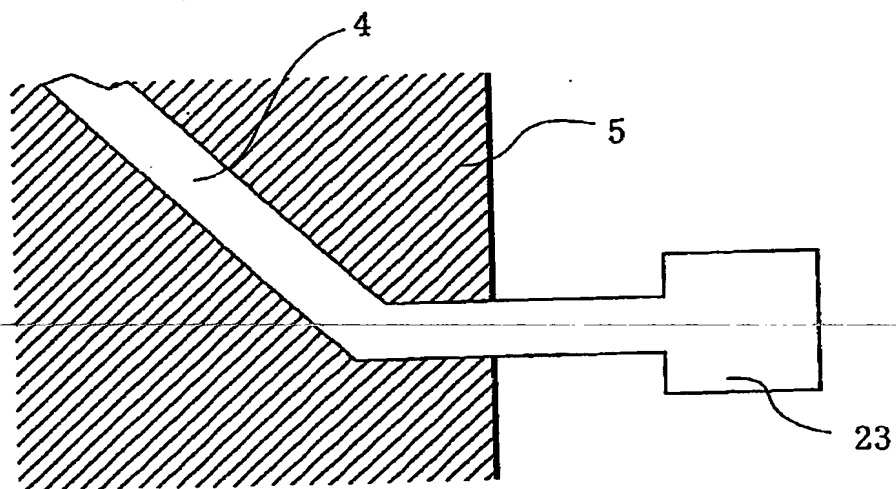


図 11

【図 12】

図 12



【図13】

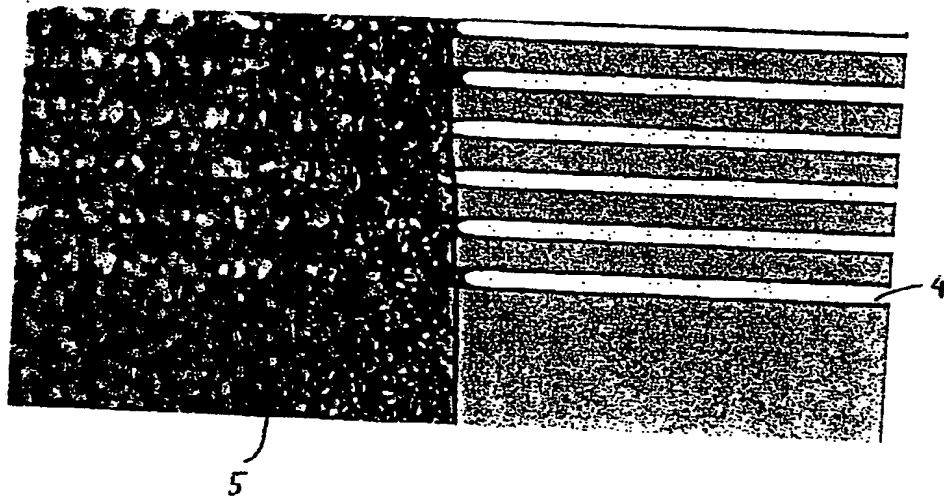
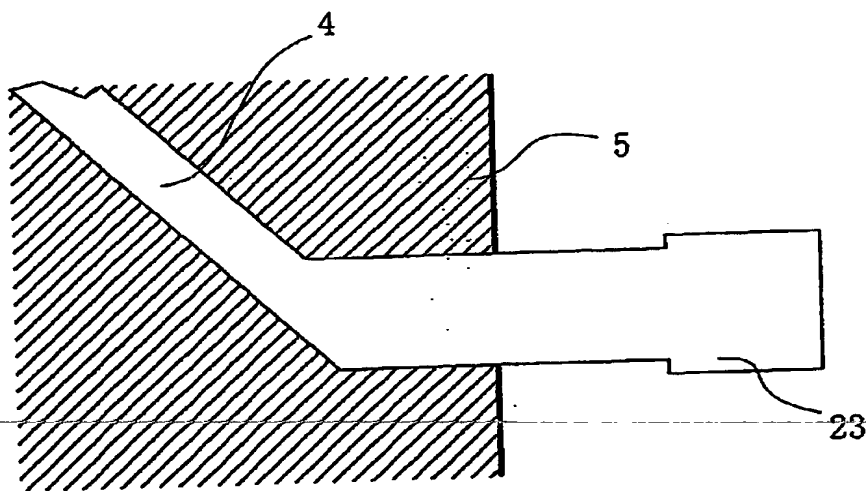


図13

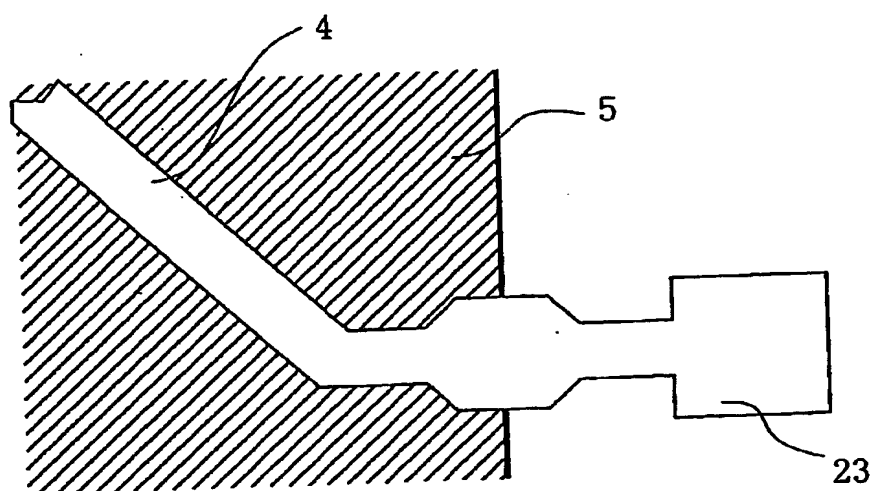
【図14】

図14



【図 1 5】

図 1 5



【図 16】

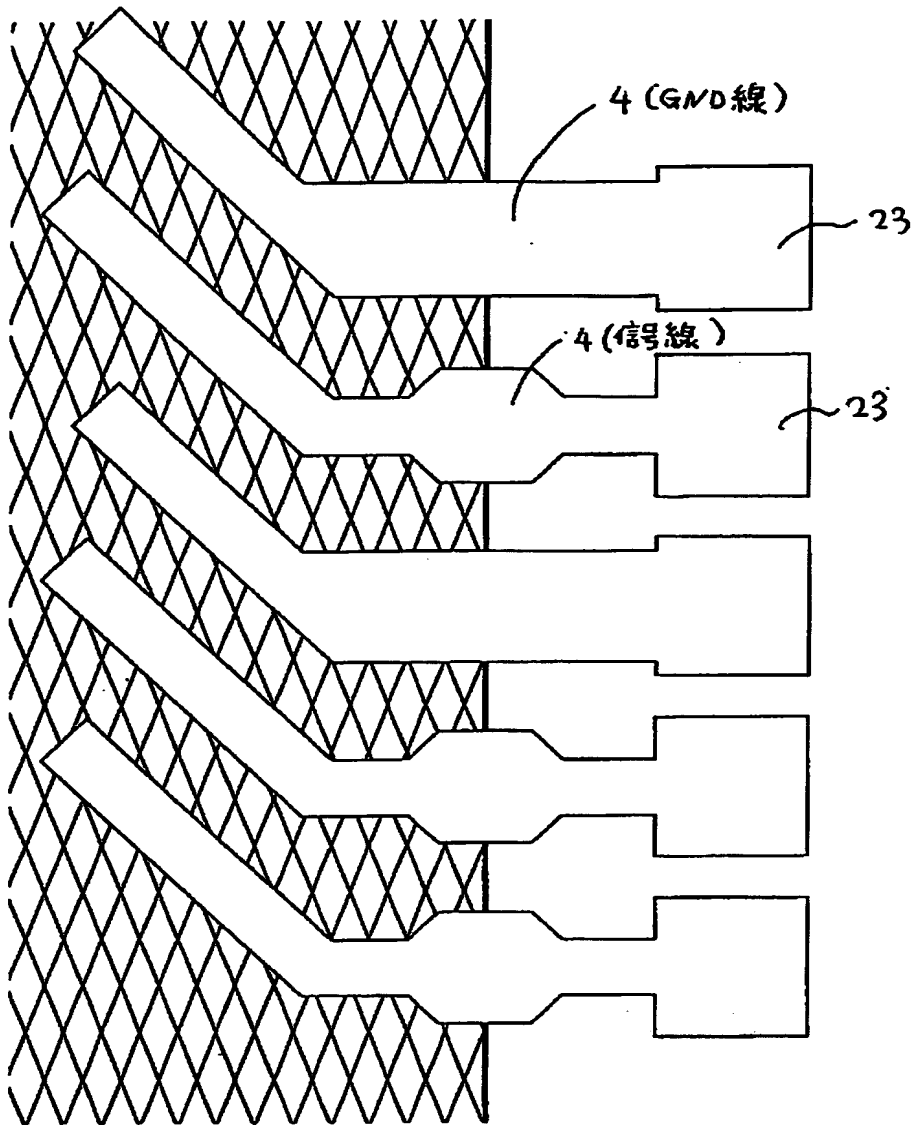
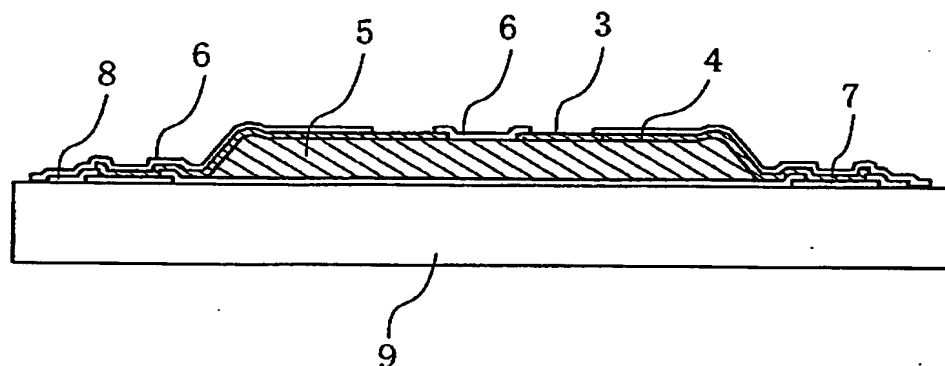


図 16

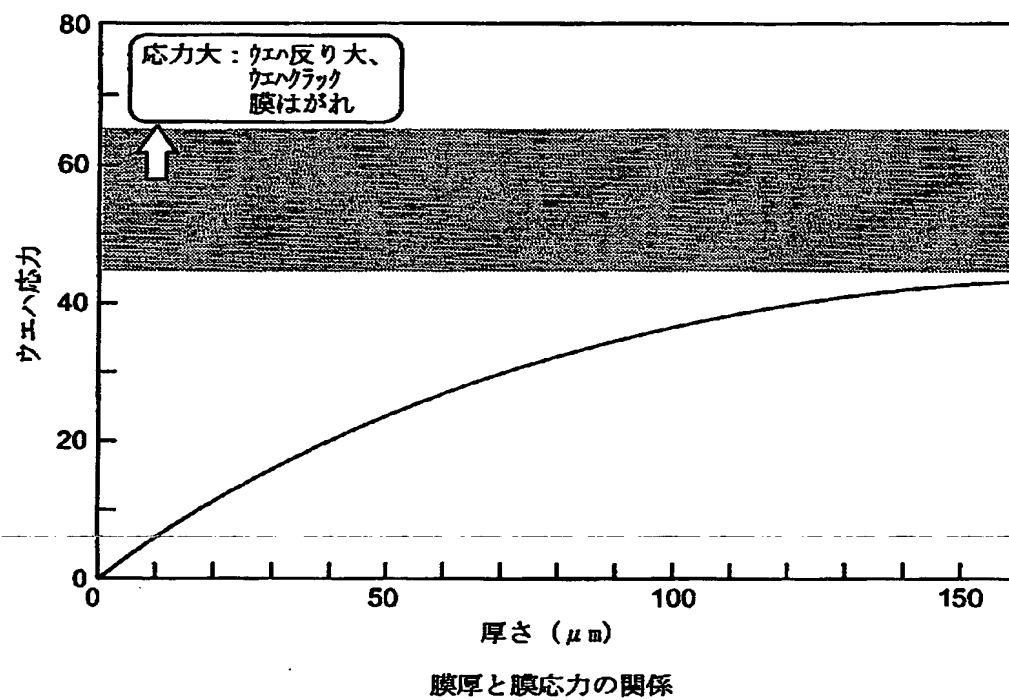
【図17】

図17



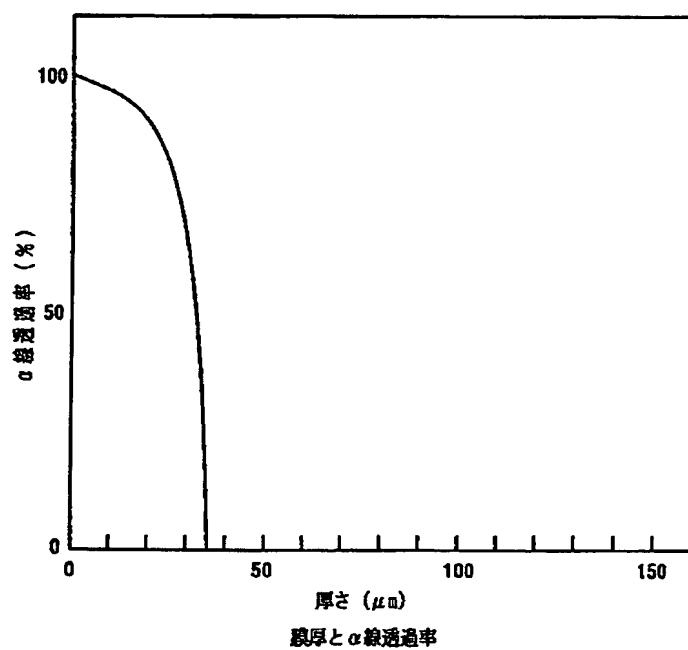
【図18】

図18



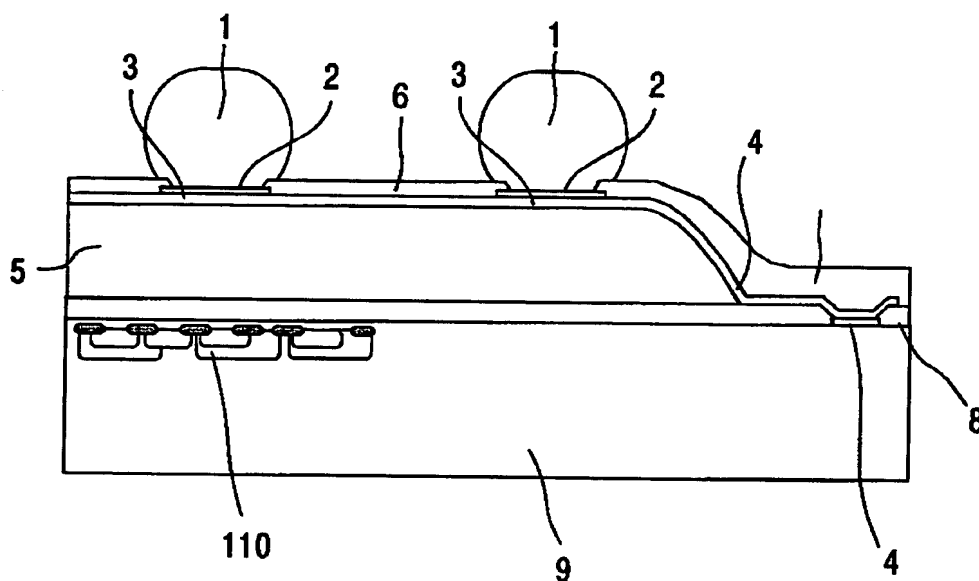
【図 1 9】

図 19



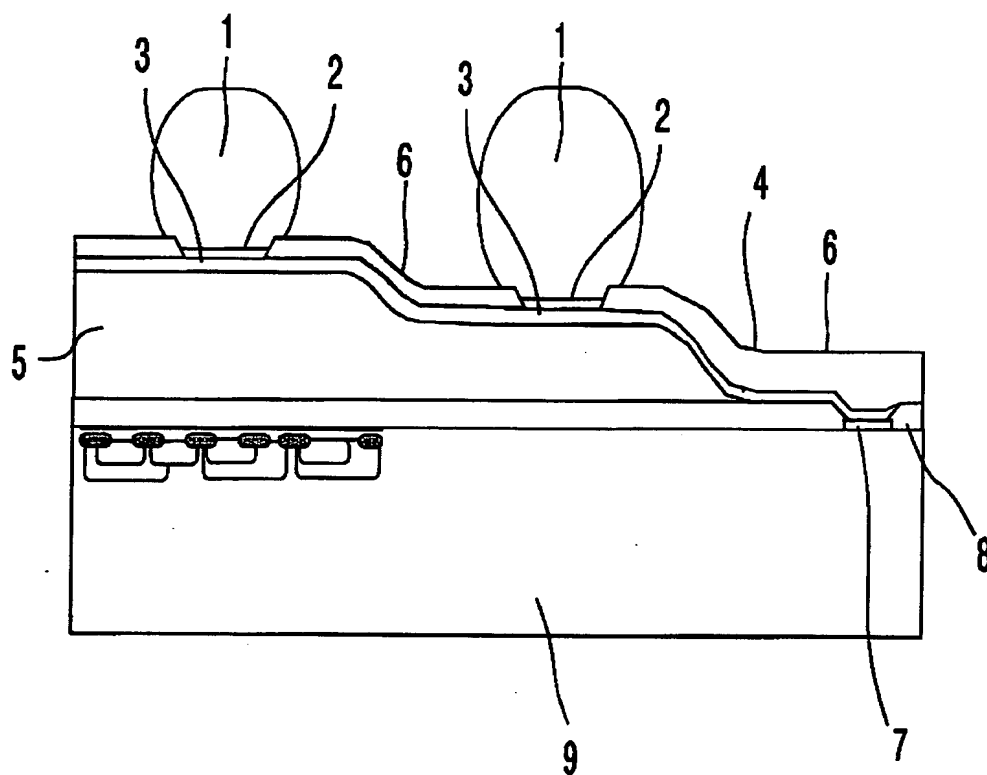
【図 2 0】

図 20



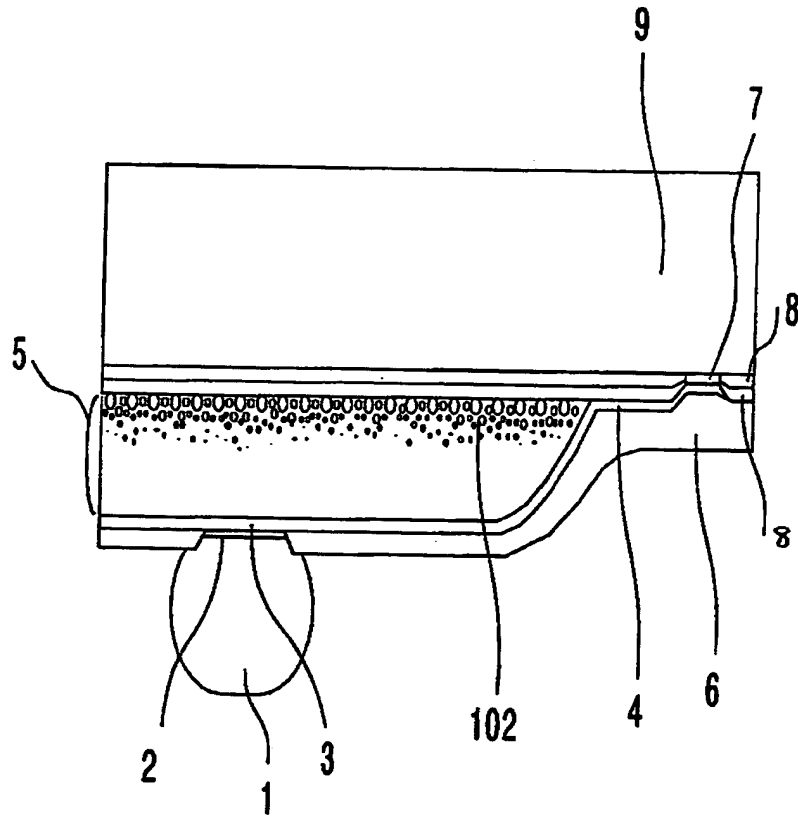
【図 2 1】

図 21



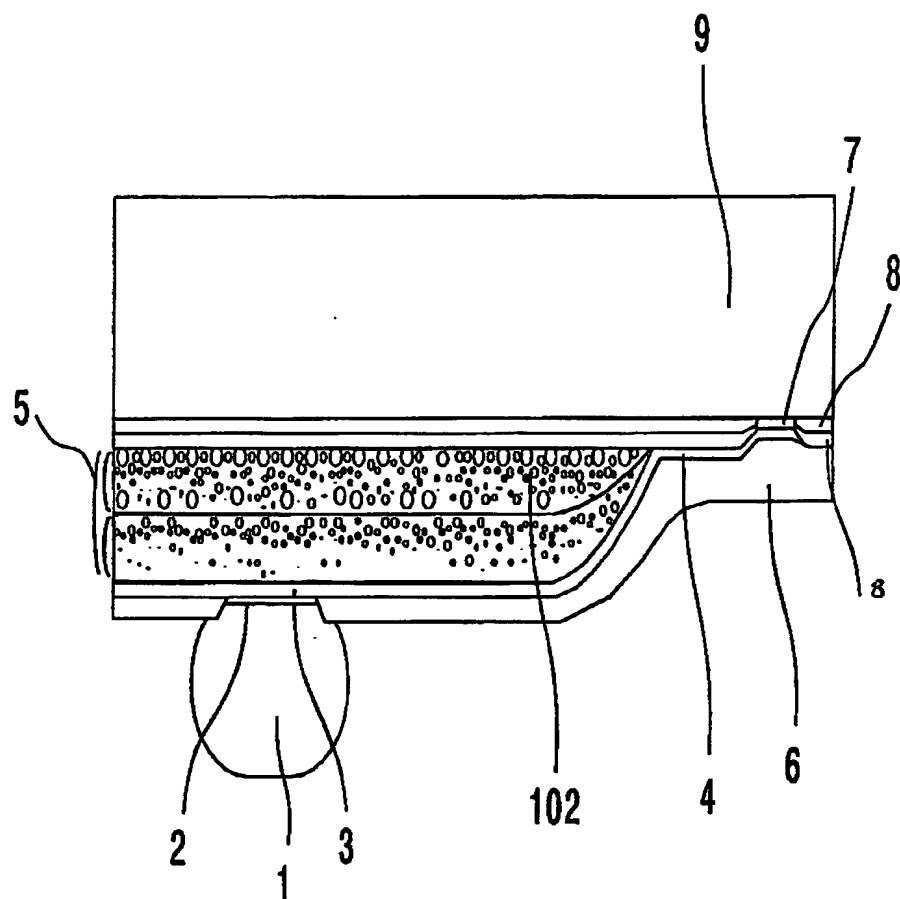
【図 2 2】

図22



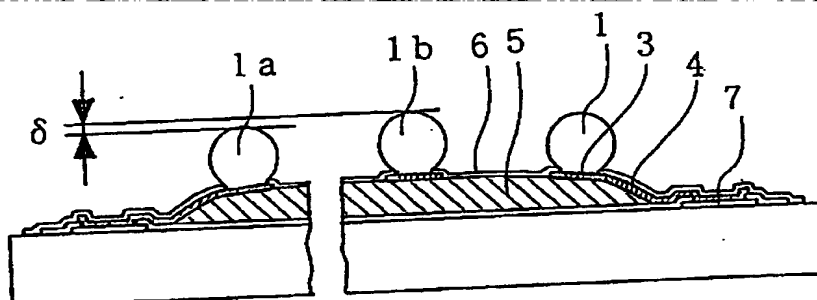
【図 23】

図23



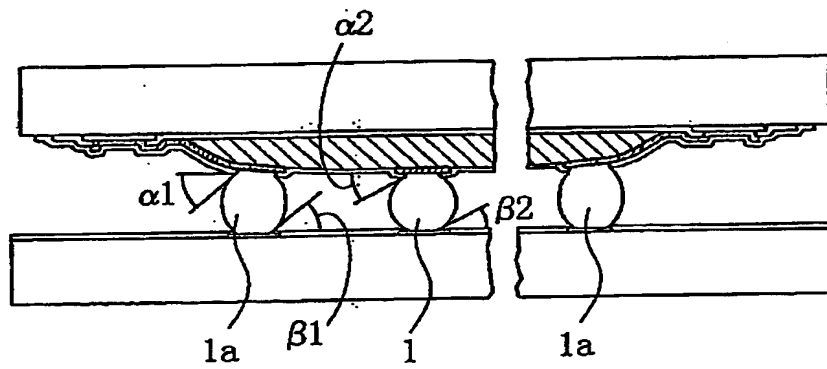
【図 24】

図 24



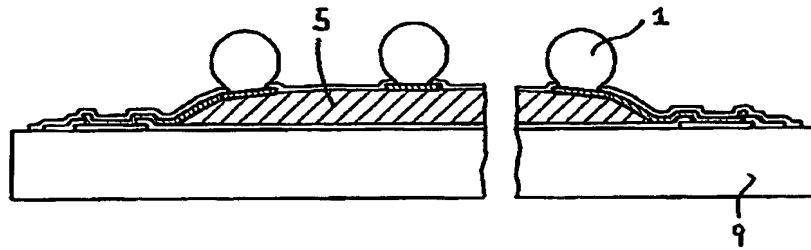
【図 2 5】

図 2 5

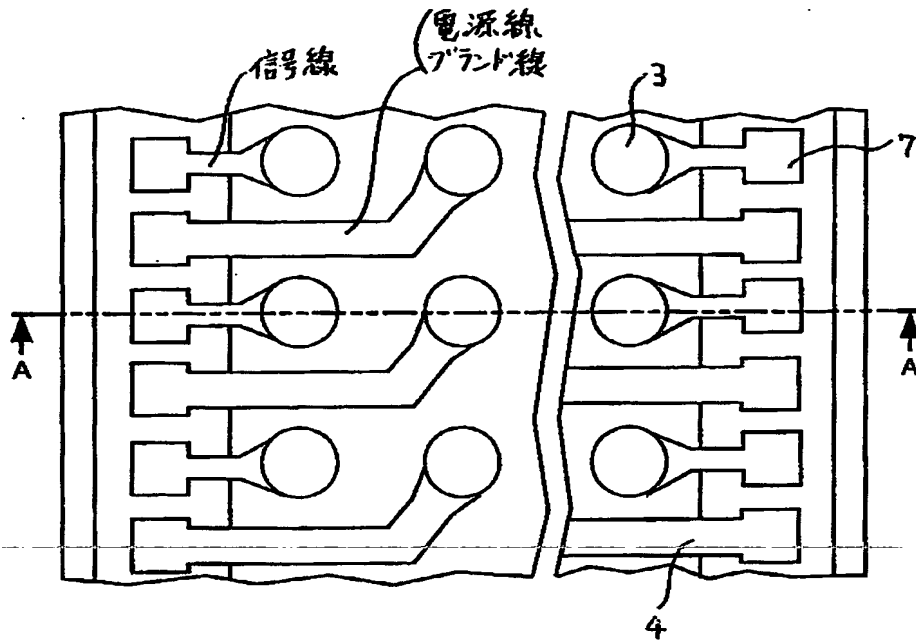


【図 26】

図 26



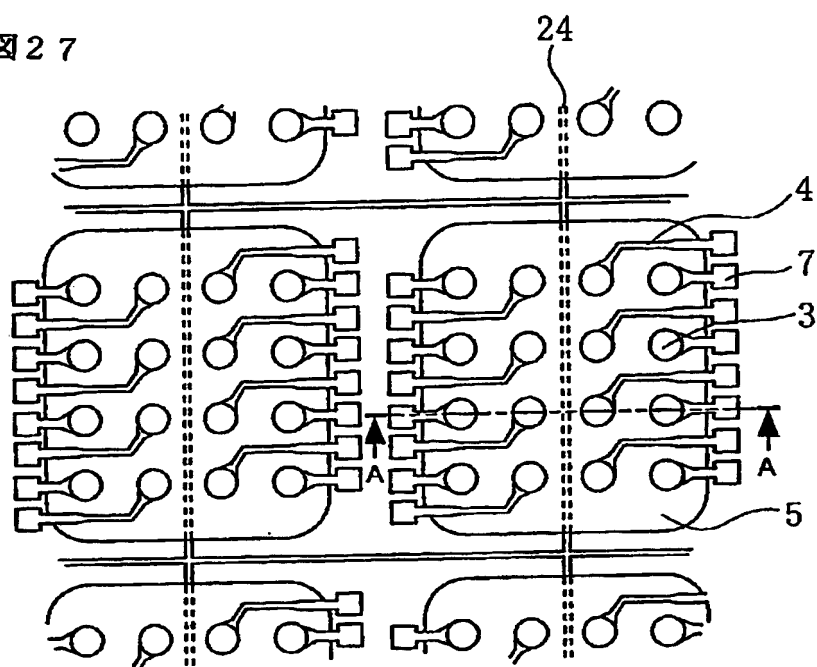
(a)



(b)

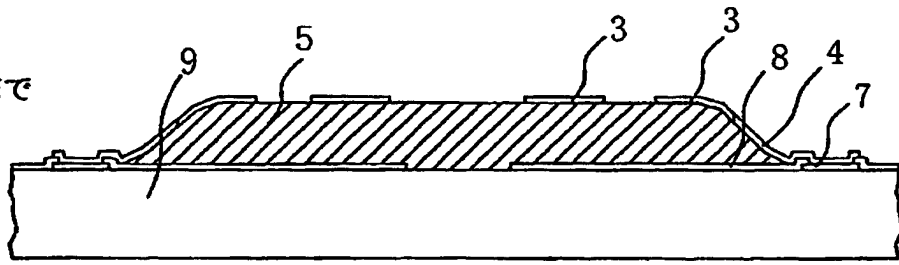
【図 27】

図 27

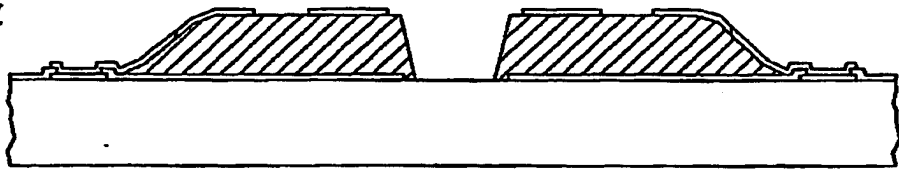


【図 2 8】

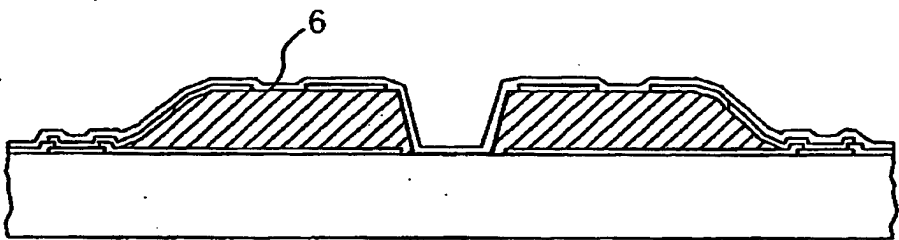
図 2 8
第六工程まで



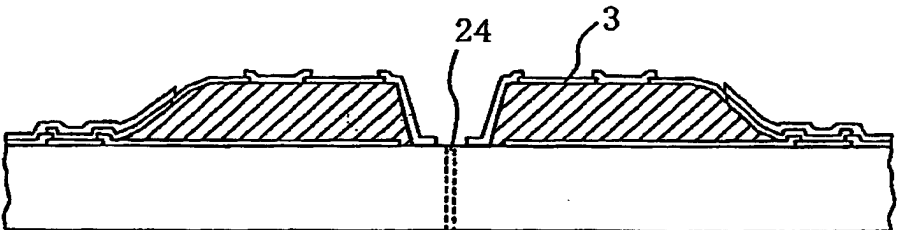
第七工程改



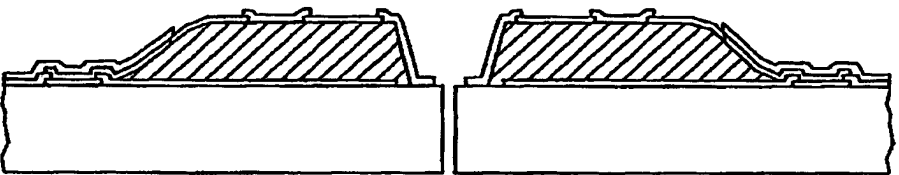
第八工程改



第九工程改



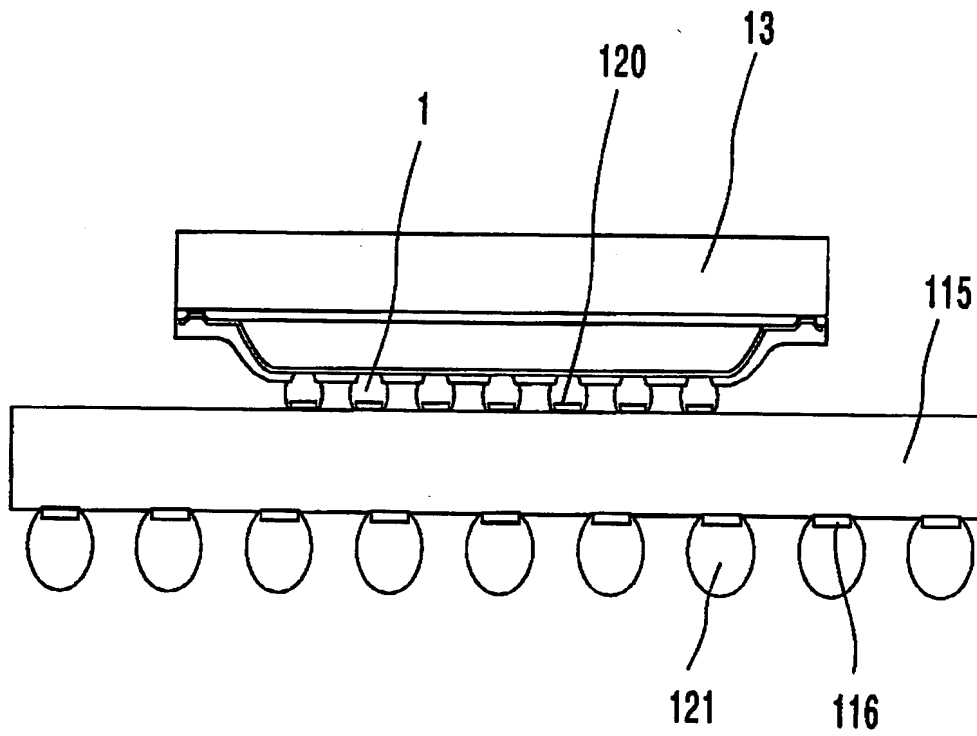
第十工程改



完 成

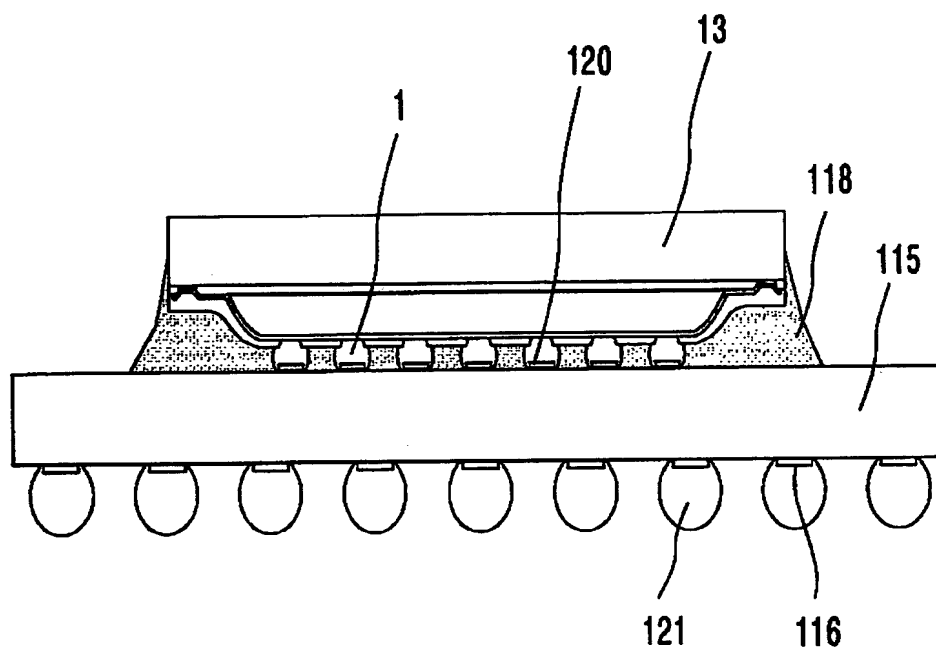
【図 2 9】

図 29



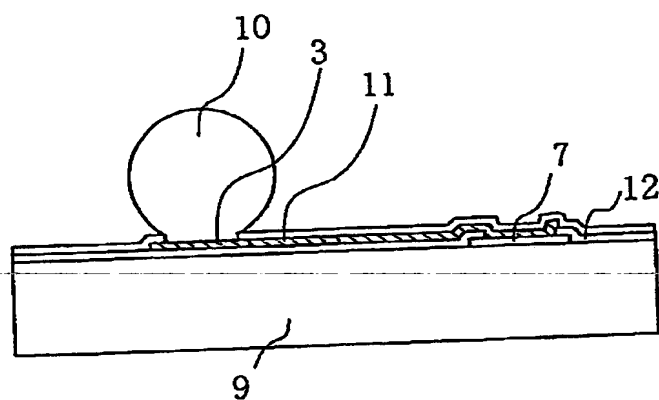
【図 30】

図 30



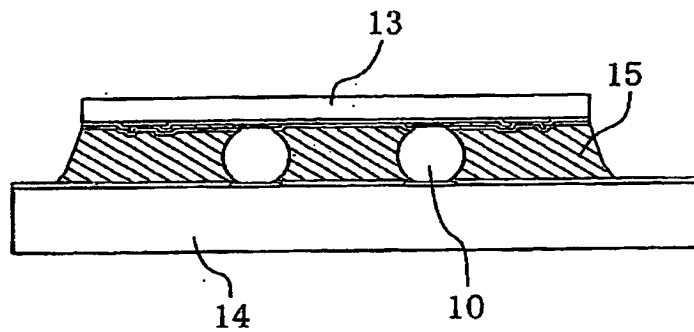
【図 31】

図 31



【図 3 2】

図 3 2



【書類名】 要約書

【要約】

【課題】

本発明の目的は、アンダーフィルの不要なフリップチップ接続を可能とする半導体装置を実現することにある。

【解決手段】

本発明は、上記目的を達成するために、半導体素子の上に形成した第一の絶縁層と、該第一の絶縁層の上に形成した第二の絶縁層と、該第二の絶縁層の平坦部に配置した第一の外部接続端子と、該第二の絶縁層の傾斜部に配置した第二の外部接続端子とを備えたものである。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号

[000005108]

1. 変更年月日

1990年 8月31日

[変更理由]

新規登録

住 所

東京都千代田区神田駿河台4丁目6番地

氏 名

株式会社日立製作所